

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-175362

(43)Date of publication of application : 02.07.1999

(51)Int.Cl.

G06F 11/10

G11B 20/18

H03M 13/00

(21)Application number : 09-346502

(71)Applicant : TOSHIBA AVE CO LTD
TOSHIBA CORP

(22)Date of filing : 16.12.1997

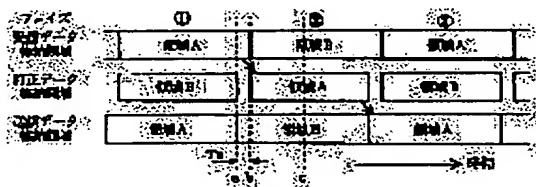
(72)Inventor : KODAMA KUNIIHIKO
MORIYAMA KATSUTOSHI
HIKIMURA AKIRA

(54) ERROR CORRECTING DEVICE AND DATA REPRODUCING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the storage capacity of a storage means without greatly increasing the processing speed of an error correcting means, etc., by allowing a transmitting means to sequentially read and send information data while alternating a receive data area and a corrected data storage area of the storage means and allowing a receiving means to write received information data in the addresses after the information data are read out.

SOLUTION: For example, a storage area A is used as the received data storage area in phase 1 and information data consisting of read error correction codes are received and decoded, and then written in a storage area A. At this time, a storage area B is used as the corrected data storage area and an error correcting circuit corrects information data of one block stored in the storage area B which were a received data storage area in the last phase. In phase 2, the storage area B is used as a receive data storage area and the storage area A is used as a corrected data storage area.



LEGAL STATUS

[Date of request for examination] 15.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than abandonment the examiner's decision of rejection or application converted registration]

[Date of final disposal for application] 29.09.2004

[Patent number]

[Date of registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-175362

(43) 公開日 平成11年(1999) 7月2日

(51) Int.Cl.⁶

識別記号

F I

G 0 6 F 11/10

3 3 0

G 0 6 F 11/10

3 3 0 M

G 1 1 B 20/18

5 4 4

G 1 1 B 20/18

5 4 4 A

H 0 3 M 13/00

H 0 3 M 13/00

審査請求 未請求 請求項の数27 O L (全 66 頁)

(21) 出願番号

特願平9-346502

(22) 出願日

平成9年(1997)12月16日

(71) 出願人 000221029

東芝エー・ピー・イー株式会社
東京都港区新橋3丁目3番9号

(71) 出願人 000003078

株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72) 発明者 児玉 邦彦

東京都港区新橋3丁目3番9号 東芝エー・ピー・イー株式会社内

(72) 発明者 森山 勝敏

東京都港区新橋3丁目3番9号 東芝エー・ピー・イー株式会社内

(74) 代理人 弁理士 佐藤 強

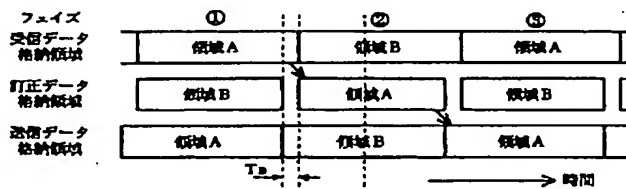
最終頁に続く

(54) 【発明の名称】 誤り訂正装置及びデータ再生装置

(57) 【要約】

【課題】 誤り訂正手段及び送信手段の処理速度を著しく高めることなく、記憶手段の記憶容量を削減することが可能な誤り訂正装置を提供する。

【解決手段】 夫々誤り訂正符号の1ブロック分の容量からなる2つの格納領域A及びBを有する一時記憶部と、1ブロックの誤り訂正符号について訂正処理を行う時間が、受信回路が1ブロックの受信データについて受信処理を行う時間よりも時間 T_m だけ短い誤り訂正回路を備え、送信回路は、誤り訂正回路が1ブロックの訂正処理後の情報データについて訂正データ格納領域への書き込みを終了すると、直ちに前記訂正データ格納領域を送信データ読出し領域として、その先頭番地から訂正処理後の情報データを読み出して送信する。



1

【特許請求の範囲】

【請求項 1】 ブロック単位の誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信したブロックの情報データが書き込まれて記憶される記憶手段と、この記憶手段に記憶された 1 ブロックの情報データを読み出して、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えた誤り訂正装置において、

前記記憶手段は、前記情報データの少なくとも 1 ブロック分の容量を有する格納領域を 2 つ備え、それら 2 つの格納領域の各々は、前記受信手段によって受信された情報データが格納される受信データ格納領域と、前記誤り訂正手段による訂正処理後の情報データが格納される訂正データ格納領域とに交互に切り換えられ、

前記受信手段は、前記記憶手段において前記送信手段が訂正処理後の情報データを読み出した後の番地に、受信した情報データを書き込むことを特徴とする誤り訂正装置。

【請求項 2】 誤り訂正手段は、1 ブロックの情報データについて訂正を行うと共に、訂正処理後の情報データを記憶手段の訂正データ格納領域に書き込む時間が、受信手段が受信した 1 ブロックの情報データを記憶手段に書き込む時間よりも短くなるように設定され、送信手段は、前記誤り訂正手段が 1 ブロックの訂正後の情報データについて訂正データ格納領域への書き込みを終了すると、直ちに前記訂正データ格納領域の先頭番地から訂正処理後の情報データを読み出すことを特徴とする請求項 1 記載の誤り訂正装置。

【請求項 3】 送信手段が記憶手段の前回訂正データ格納領域であった格納領域から訂正処理後の情報データを読み出す速度は、受信手段が受信した情報データを記憶手段に書き込む最高速度よりも速くなるように設定されていることを特徴とする請求項 1 または 2 記載の誤り訂正装置。

【請求項 4】 受信手段が受信した情報データを記憶手段に書き込む速度に基づいて、送信手段の情報データ読み出し速度を制御する読み出し速度制御手段を備えたことを特徴とする請求項 1 または 2 記載の誤り訂正装置。

【請求項 5】 送信手段が記憶手段の前回訂正データ格納領域であった格納領域から訂正処理後の情報データを読み出す番地と、受信手段が受信した情報データを記憶手段に書き込む番地とを比較することにより、両番地の間隔が所定値を下回った場合に、受信手段による受信データ格納領域に対する受信情報データの書き込みを中止させる書き込み中止手段を備えたことを特徴とする請求項 1 乃至 4 の何れかに記載の誤り訂正装置。

2

【請求項 6】 送信手段が記憶手段から訂正処理後の情報データを読み出す番地と、受信手段が受信した情報データを記憶手段に書き込む番地とを比較することにより、前者の番地が後者の番地に等しくなるか或いは先行した場合に、記憶手段の訂正処理後の未送信情報データが破壊されたと判定するデータ破壊判定手段を備えたことを特徴とする請求項 1 乃至 5 の何れかに記載の誤り訂正装置。

【請求項 7】 誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信した情報データが書き込まれて記憶される記憶手段と、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正処理後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えた誤り訂正装置において、

前記受信手段が受信した情報データを直接得ることにより、前記誤り訂正符号から前記情報データのシンδροームを計算して前記誤り訂正手段に出力するシンδροーム計算手段と、このシンδροーム計算手段が前記受信手段から得てシンδροーム計算に用いた情報データの受信状態に基づいて、前記シンδροーム計算手段によって計算されたシンδροームの有効性を判定するシンδροーム判定手段を備えたことを特徴とする誤り訂正装置。

【請求項 8】 シンδροーム判定手段は、シンδροーム計算手段が受信手段から得てシンδροーム計算に用いた情報データのシンボル数を計測し、前記シンボル数が所定値に一致しない場合は、シンδροーム計算手段によって計算されたシンδροームを無効と判定し、無効判定信号を出力することを特徴とする請求項 7 記載の誤り訂正装置。

【請求項 9】 シンδροーム判定手段は、受信手段が受信した情報データに含まれている同期信号を検出して、その同期信号の検出間隔が所定範囲内にない場合は、シンδροーム計算手段によって計算されたシンδροームを無効と判定し、無効判定信号を出力することを特徴とする請求項 7 記載の誤り訂正装置。

【請求項 10】 シンδροーム判定手段が無効判定信号を出力した場合は、訂正不能なシンδροームを誤り訂正手段に出力し、それ以外の場合には、シンδροーム計算手段によって計算されたシンδροームを誤り訂正手段に出力するシンδροーム出力切替え手段を備えたことを特徴とする請求項 8 または 9 記載の誤り訂正装置。

【請求項 11】 誤り訂正手段は、シンδροーム判定手段が無効判定信号を出力した場合には、無効と判定されたシンδροームに対応する情報データの誤り訂正符号の符号列については訂正を行わないことを特徴とする請求項 8 または 9 記載の誤り訂正装置。

【請求項 12】 誤り訂正符号で構成される情報データ

3

を受信する受信手段と、この受信手段が受信した情報データが書き込まれて記憶される記憶手段と、この記憶手段に記憶された情報データを読み出して、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正処理後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えた誤り訂正装置において、

前記受信手段に受信されて前記記憶手段に書き込まれた情報データのシンボル数を計測することにより、誤り訂正に必要なシンボル数の情報データが前記記憶手段に書き込まれたか否かを判定する判定手段と、

この判定手段の判定に基づいて、前記記憶手段に書き込まれた情報データの符号列について更新位置情報を生成する更新位置情報生成手段とを備え、

前記誤り訂正手段は、前記更新位置情報生成手段によって生成された更新位置情報に基づいて、情報データが更新されなかった誤り訂正符号の符号列については訂正を行わないことを特徴とする誤り訂正装置。

【請求項 13】 誤り訂正手段は、情報データが更新されなかった誤り訂正符号の符号列について、そのデータの受信順序と誤り訂正符号の配列とが実質的に同一である場合に訂正を行わないことを特徴とする請求項 12 記載の誤り訂正装置。

【請求項 14】 誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信した情報データが書き込まれて記憶される記憶手段と、この記憶手段に記憶された情報データを読み出して、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正処理後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えた誤り訂正装置において、

前記受信手段に受信されて前記記憶手段に書き込まれた情報データのシンボル数を計測することにより、誤り訂正に必要なシンボル数の情報データが前記記憶手段に書き込まれたか否かを判定する判定手段と、この判定手段の判定に基づいて、前記記憶手段に書き込まれた情報データの符号列について更新位置情報を生成する更新位置情報生成手段とを備え、

前記誤り訂正手段は、前記訂正中において、前記更新位置情報生成手段によって生成された更新位置情報を参照することにより、情報データが更新されなかった誤り訂正符号の符号列については訂正の対象外とする判断を行うことを特徴とする誤り訂正装置。

【請求項 15】 誤り訂正手段は、情報データが更新されなかった誤り訂正符号の符号列について、そのデータの受信順序と誤り訂正符号の配列とが実質的に同一である場合に訂正の対象外とする判断を行うことを特徴とする請求項 14 記載の誤り訂正装置。

4

【請求項 16】 情報データは、複数系列の誤り訂正符号で構成され、

誤り訂正手段は、前記情報データに対して特定の誤り訂正符号系列の符号列について訂正を実行した列数が、他の誤り訂正符号系列における訂正可能誤り数を上回った時は、当該他の内何れかの符号系列における情報データが更新されなかった符号列について訂正を行うことを特徴とする請求項 12 乃至 15 の何れかに記載の誤り訂正装置。

10 【請求項 17】 判定手段は、受信手段が受信した情報データのシンボル数を計測し、その計測されたシンボル数に基づいて、誤り訂正に必要なシンボル数の情報データが記憶手段に書き込まれたか否かを判定することを特徴とする請求項 12 乃至 16 の何れかに記載の誤り訂正装置。

【請求項 18】 判定手段は、受信手段が受信した情報データに含まれている同期信号を検出して、その同期信号の検出間隔に基づいて、誤り訂正に必要なシンボル数の情報データが記憶手段に書き込まれたか否かを判定することを特徴とする請求項 12 乃至 16 の何れかに記載の誤り訂正装置。

【請求項 19】 記録媒体から読み出され、誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信した情報データが書き込まれて記憶される記憶手段と、この記憶手段に記憶された情報データを読み出して、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正処理後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えたデータ再生装置において、周波数可変のクロック信号を、前記誤り訂正手段及び前記送信手段のみに供給するクロック信号供給手段を備え、

前記誤り訂正手段は、前記クロック信号供給手段から供給されるクロック信号に基づいて、前記受信手段が受信した情報データが記憶手段に書き込まれると訂正を開始すると共に、前記情報データについての訂正が終了すると、前記受信手段が受信した新たな情報データが前記記憶手段に書き込まれるまで訂正処理を停止し、

40 前記送信手段は、前記クロック信号供給手段から供給されるクロック信号に基づいて、前記誤り訂正手段が訂正処理することにより情報データが記憶手段に書き込まれると、その情報データを読み出して送信を開始すると共に、前記情報データについての送信処理が終了すると、前記誤り訂正手段が訂正処理することにより新たな情報データが前記記憶手段に書き込まれるまで送信処理を停止することを特徴とするデータ再生装置。

【請求項 20】 クロック信号供給手段は、クロック信号の周波数を設定するための周波数設定手段を備えていることを特徴とする請求項 19 記載のデータ再生装置。

50

5

【請求項 21】 クロック信号供給手段は、自身が出力するクロック信号の周波数を検出し、その検出した周波数が周波数設定手段により設定された設定値に近づくように前記クロック信号の周波数をフィードバック制御する周波数制御手段を備えていることを特徴とする請求項 20 記載のデータ再生装置。

【請求項 22】 周波数制御手段は、クロック信号供給手段が出力するクロック信号の周波数を、システム基準クロック信号の周波数との比較によって検出することを特徴とする請求項 21 記載のデータ再生装置。

【請求項 23】 周波数制御手段は、クロック信号供給手段が出力するクロック信号の周波数を、システム基準クロック信号とは異なる独立のクロック信号の周波数との比較によって検出することを特徴とする請求項 21 記載のデータ再生装置。

【請求項 24】 周波数設定手段は、設定値を手動で設定可能に構成されていることを特徴とする請求項 20 乃至 23 の何れかに記載のデータ再生装置。

【請求項 25】 システムを統括的に制御するシステム制御手段を備え、周波数設定手段に設定される設定値は、前記システム制御手段によって設定されることを特徴とする請求項 20 乃至 23 の何れかに記載のデータ再生装置。

【請求項 26】 記録媒体は、情報記憶ディスクであり、システム制御手段は、再生する前記情報記憶ディスクの種類に応じて周波数設定手段に設定値を設定することにより、データ再生速度の上限値を変化させることを特徴とする請求項 25 記載のデータ再生装置。

【請求項 27】 システム制御手段は、記録媒体としての情報記憶ディスクから情報データを読み取るデータ読み取り手段の位置に応じて周波数設定手段に設定値を設定することにより、データ再生速度の上限値を変化させることを特徴とする請求項 25 または 26 記載のデータ再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、誤り訂正符号で構成される情報データについて誤り訂正を行う誤り訂正装置及び記憶媒体たる CD や DVD などに記憶されている情報データを読み出して再生するデータ再生装置に関する。

【0002】

【発明が解決しようとする課題】 (第 1 の従来例) 例えば、DVD などの記録媒体たるディスクを再生するディスク再生装置に使用される誤り訂正装置の従来例を図 39 に示す。受信回路 1 は、ディスクから光学的なピックアップ (何れも図示せず) により読み出された誤り訂正符号で構成される情報データを受信して復号すると、アービタ 2 を介して RAM など構成される一時記憶部 3

6

に書き込むようになっている (受信処理)。

【0003】 誤り訂正回路 4 は、受信回路 1 により一時記憶部 3 に書き込まれた情報データ読み出して情報データの誤り検出を行い、訂正可能な誤りが検出された場合は、その誤りを含むデータを訂正し、アービタ 2 を介して一時記憶部 3 に書き戻すようになっている (訂正処理)。

【0004】 送信回路 5 は、誤り訂正回路 4 によって訂正処理がなされた後の情報データをアービタ 2 を介して一時記憶部 3 から読み出し、情報データを映像や音声などに再生するための図示しない再生系に送信するようになっている (送信処理)。尚、アービタ 2 は、受信回路 1、誤り訂正回路 4 及び送信回路 5 の 3 者夫々が、一時記憶部 3 に対して行うアクセスを調停するメモリインターフェイスである。

【0005】 ここで、図 40 は、一時記憶部 3 内部の記憶領域を概念的に示すものである。一時記憶部 3 内部の記憶領域は、3 つの領域 A、B、C に分割されており、各領域 A、B、C の大きさは、誤り訂正符号が完結する 1 まとまりのデータ (ブロック) 容量に等しく設定されている。そして、図 41 に示すように、例えば、領域 A が受信処理におけるデータの書き込み対象となっている時は、その 1 つ前のフェイズで領域 C に書き込まれた受信データが訂正の対象になると共に、その 1 つ前のフェイズで訂正処理された領域 B のデータが送信処理の対象となっている。

【0006】 その次のフェイズでは、領域 B が受信処理、領域 A が訂正処理、領域 C が送信処理の対象となり、各領域が循環しながら 3 つの処理の対象として切り替わるようになっている。この場合、受信回路 1 は誤り訂正回路 4 及び送信回路 5 に対して、1 ブロック分のデータについて受信処理が終了したことを示すステータス信号を出力するようになっており、各回路は、そのステータス信号が与えられたことを確認してから、新たな領域に対して各処理を行うようになっている。

【0007】 この方式では、受信処理、訂正処理及び送信処理を時分割で並行に行うことができるので、各回路の処理速度をそれ程上げる必要はなくなるが、一時記憶部 3 の記憶容量が少なくともデータブロック容量の 3 倍必要になるため、回路規模が大きくなってしまいうという問題がある。

【0008】 斯様な問題を解決するため、本願発明の発明者は、例えば図 42 に示すように、一時記憶部 3 に代えて、記憶容量がデータブロック容量の 2 倍 (領域 A 及び B のみ) である一時記憶部を使用して、一方の領域 A または B を受信処理の対象としている時に、他方の領域 B または A を訂正処理及び送信処理の対象として、交互に切り替わる構成とすることを考えた。

【0009】 しかしながら、この方式では、一時記憶部の記憶容量は削減できるが、受信処理に要する時間内に

7

訂正処理及び送信処理をシリアルに実行して完了させなければならず、この構成を達成しようとする、誤り訂正回路4及び送信回路5の処理速度を向上させる必要があり、両者の回路を構成する条件が難しくなってしまうという問題がある。

【0010】(第2の従来例)例えば、CDやDVDなどの情報記録媒体たるディスクを再生するディスク再生装置に使用される誤り訂正装置として、本願発明の発明者は、図43に示す構成を考えた。この図43においては、受信回路6は、ディスクから光学的なピックアップ
10 (何れも図示せず)により読み出された誤り訂正符号で構成される情報データを受信して復号すると、アービタ7を介してRAMなどで構成される一時記憶部8に書き込むようになっている。

【0011】誤り訂正回路9は、受信回路6により一時記憶部8に書き込まれた情報データを読み出して情報データの誤り検出を行い、訂正可能な誤りが検出された場合はその誤りを含むデータを訂正し、アービタ7を介して一時記憶部8に書き戻すようになっている。

【0012】送信回路10は、誤り訂正回路9によって誤り訂正がなされた後の情報データをアービタ7を介して一時記憶部8から読み出し、情報データを映像や音声などに再生するための図示しない再生系に送信するようになっている。尚、アービタ7は、受信回路6、誤り訂正回路9及び送信回路10の3者夫々が、一時記憶部8に対して行うアクセスを調停するメモリインターフェイスである。

【0013】シンドローム計算回路11は、受信回路6から直接情報データを得て誤り訂正符号からシンドロームを計算し、その計算結果を誤り訂正回路9に出力するものである。

【0014】例えばCD或いはDVDなどでは、誤り訂正符号として、C1符号、C2符号或いはPI(内)符号、PO(外)符号からなる2系列の誤り訂正符号列を構成する(リードソロモン)積符号を採用している。そのため、従来、誤り訂正回路9は、受信回路6によって一時記憶部8に積符号が完結するだけの受信データが全て書き込まれてから、一時記憶部8よりその受信データを読み出して誤り訂正を行うようになっている。

【0015】従って、図43に示す構成を想定すると、シンドローム計算回路11が例えばC1或いはPI符号列についてのシンドロームを予め計算することによって、誤り訂正回路9は、受信回路6により積符号が完結するだけの情報データが一時記憶部8に書き込まれる以前に、最初のC1或いはPI符号列についての訂正処理を開始することができ、訂正処理に要する時間を短縮することができる。

【0016】しかしながら、斯様な方式では、受信回路6側における受信系列に乱れが生じてデータの受信がとぎれた場合には、シンドローム計算回路11がシンドロ

8

ームの計算に必要な単位の情報シンボル数が得られなくなり、シンドロームの計算が正しく行われなくなるという問題がある。

【0017】また、その場合に、一時記憶部8上には、データが受信されないために過去に書き込まれてその時点では既に無意味となっているデータが残っているため、もし、不正なシンドロームの計算結果が訂正可能な値となった場合には、誤り訂正回路9は、その一時記憶部8上の無意味なデータを訂正してしまう誤訂正を生じることになる。

【0018】斯様な誤訂正が生じると、例えば音声データの場合には不快なノイズが発生したり、ファイルデータなどの場合には、ユーザにとっては正しくローディングされたはずのファイルを開いてディスプレイなどに表示させるとファイルの内容が壊れている、といった状態に至るおそれがある。これらの現象は、ユーザにとっては因果関係が不明な動作として捕らえられるため、製品の信頼性を低下させるという問題がある。

【0019】(第3の従来例)CDやDVDなどの記録媒体たるディスクを再生するディスク再生装置に使用される誤り訂正装置の従来例を図44に示す。また、図45は、以下に示す誤り訂正装置の各構成要素によって行われる処理の一連の流れを示すフローチャートである。受信回路12は、ディスクから光学的なピックアップ
(何れも図示せず)により読み出された誤り訂正符号で構成される情報データを受信して復号すると(ステップS1)、アービタ13を介してRAMなどで構成される一時記憶部14に書き込むようになっている(ステップS2)。

【0020】誤り訂正回路15は、受信回路12により一時記憶部14に書き込まれた情報データ読み出して(ステップS3)情報データの誤り検出を行い、訂正可能な誤りが検出された場合は、その誤りを含むデータを訂正し、アービタ13を介して一時記憶部14に書き戻すようになっている(ステップS4)。

【0021】送信回路16は、誤り訂正回路15によって誤り訂正がなされた後の情報データをアービタ13を介して一時記憶部14から読み出し(ステップS5)、情報データを映像や音声などに再生するための図示しない再生系に送信するようになっている(ステップS6)。また、データ破壊回路17は、送信回路16が一時記憶部14からデータを読み出して送信済みとなると、その直後に誤り訂正回路15が訂正不能となるような任意のデータをアービタ13を介して上書きすることにより、データを破壊するものである(ステップS7)。

【0022】このデータ破壊回路17によるデータ破壊処理は、受信回路12におけるデータの受信状態の乱れによって、一時記憶部14にデータが書き込めなくなる場合が生じた時でも、一時記憶部14上において更新さ

れずに過去に書き込まれているデータを破壊しておくことにより、誤り訂正回路 1 5 による誤判定や誤訂正を防止するために行うものである。尚、アービタ 1 3 は、受信回路 1 2、誤り訂正回路 1 5、送信回路 1 6 及びデータ破壊回路 1 7 の 4 者夫々が、一時記憶部 1 4 に対して行うアクセスを調停するメモリインターフェイスである。

【0023】しかしながら、このように、データ破壊回路 1 7 を設けて送信済みデータを一々破壊する方式においては、そのためのデータの書き込み処理が付加されることになり、データ処理速度を一定水準に維持するためには、一時記憶部 8 に対するデータの転送レートを高く設定しなければならないという問題がある。

【0024】(第 4 の従来例) CD や DVD などの記録媒体たるディスクを再生するディスク再生装置に使用される誤り訂正装置の従来例を図 4 6 に示す。RF 回路 1 8 は、ディスク 1 9 から光学的なピックアップ 2 0 により読み出された誤り訂正符号で構成される情報データを受信すると、そのデータ信号波形を等化して同期分離回路 2 1、PLL 回路 2 2 及びサーボ回路 2 3 に出力するようになっている。

【0025】PLL 回路 2 2 は、データ信号波形から再生クロック信号を生成して同期分離回路 2 1 及び復号回路 2 4 に供給するようになっており、同期分離回路 2 1 は、その再生クロック信号に基づきデータ信号に含まれている同期信号を分離して復号回路 2 4 に与える。復号回路 2 4 は、与えられたデータ信号から情報データを復号すると、アービタ 2 5 を介して RAM など構成される一時記憶部 2 6 に書き込むようになっている。

【0026】誤り訂正回路 2 7 は、復号回路 2 4 により一時記憶部 2 6 に書き込まれた情報データ読み出して情報データの誤り検出を行い、訂正可能な誤りが検出された場合は、その誤りを含むデータを訂正し、アービタ 2 5 を介して一時記憶部 2 6 に書き戻すようになっている。

【0027】送信回路 2 8 は、誤り訂正回路 2 7 によって誤り訂正がなされた後の情報データをアービタ 2 5 を介して一時記憶部 2 6 から読み出し、ディスク 1 9 の種類に応じて、情報データを映像や音声などとして再生するための図示しない処理系に送信するようになっている。尚、アービタ 2 5 は、復号回路 2 4、誤り訂正回路 2 7 及び送信回路 2 8 の 3 者夫々が、一時記憶部 2 6 に対して行うアクセスを調停するメモリインターフェイスである。

【0028】サーボ回路 2 3 は、ディスク 1 9 を回転させるモータ 3 0 の駆動及びピックアップ 2 0 の駆動を制御するようになっている。このサーボ回路 2 3、誤り訂正回路 2 7 及び送信回路 2 8 の処理は、システム基準クロック回路 3 1 から与えられるクロック信号に基づいて行われ、また、サーボ回路 2 3 には、システムコントロ

ーラ 3 2 からユーザの操作入力などに応じた再生速度制御信号が与えられるようになっている。

【0029】以上のような再生系におけるディスク 1 9 の情報記憶方式としては、線速度が一定となる CLV (Constant Liner Velocity) 方式や、Zone (所定領域) 間の線速度が一定となる ZCLV (Zone CLV) 方式、或いは、Zone 間の角速度が一定となる ZCAV (Zone Constant Angler Velocity) 方式などがあり、ディスク再生装置は、各種方式に応じてデータを読み出し再生するようになっている。

【0030】例えば、CLV 方式の場合は、図 4 7 に示すように、サーボ回路 2 3 がモータ 3 0 及びピックアップ 2 0 を制御して、ディスク 1 9 を線速度一定で回転させると共に、ピックアップ 2 0 をディスクの内周側から外周側にかけてリニアトラッキングで移動させ、ディスク 1 9 に記録されているデータを読み取って、前述のように一時記憶部 2 6 に書き込む。この様に、ディスク 1 9 から読み取ったデータを一旦一時記憶部 2 6 に書き込むことによって、モータ 3 0 によるデータ読み出しの時間的変動をある程度吸収することができる。

【0031】近年、ディスク 1 9 が例えば CD-ROM や DVD-ROM などである場合、大容量データの検索速度を向上させてユーザの良好な使用感を確保するため、ディスク再生装置にはデータをより高速に再生することが要求されている。

【0032】図 4 7 に示すように、ディスク 1 9 に記憶されているデータを高速でランダムに再生する場合などには、ピックアップ 2 0 を任意のトラックに素早く移動させた後、ディスク 1 9 を線速度一定で回転させる必要がある。この場合、ピックアップ 2 0 を任意のトラックに素早く移動させることは比較的容易に行うことができるが、モータ 3 0 の回転は慣性のため瞬時に応答できないので、ディスク 1 9 の回転速度が線速度一定となるまでの期間は、データの再生速度が変動することになる。斯様な再生速度の変動が一時記憶部 2 6 で吸収し切れない場合は、データの再生が不能となってしまうという問題がある。

【0033】また、応答を高めるために、モータ 3 0 にトルク特性の高いものを使用することも考えられるが、サーボ回路 2 9 の電流消費が増加するため限界がある。更に、モータ 3 0 の制御負担を軽減するために、ディスクを CAV 方式で回転させるものがあるが、CLV 方式を前提としている装置に対して適用することは不可能である。

【0034】以上のようなことから、ディスク 1 9 が CD-ROM や DVD-ROM などの場合であるコンピュータ用途のディスク再生装置については、ディスクからのデータ読み出し速度が変化する期間は、その読み出し速度に合わせて送信側もデータを送出する方式が考案された。即ち、音楽用 CD の場合は、データの読み出し速

11

度は44.1KHzのサンプリングレートに合わせて常にCLV一定に維持する必要があるが、上記のようなコンピュータ用途についてはそのような制約がないからである。

【0035】上記方式の従来技術の一例を、図48に示す。この従来技術は、誤り訂正回路27及び送信回路28に供給するクロック信号を、システム基準クロック回路31から与えられるクロック信号を分周回路32により分周したものと、復号回路24の一時記憶部26に対する書き込みアドレスを速度比較回路33がモニタすることにより、分周回路32の分周比を一時記憶部26の残量に応じて変化させ、一時記憶部26から送信データを読み出す速度を受信データの書き込み速度に追従させるものである。

【0036】この方式では、再生速度（送信データの読み出し速度）を高速化するためには、システム基準クロック回路31のクロック信号周波数を高める必要があり、不要輻射や消費電力の増加が問題となる。

【0037】また、図49に示す従来技術は、誤り訂正回路27及び送信回路28に供給するクロック信号を、PLL回路22が受信データ列から生成したクロック信号を分周回路34により分周するようにしたものである。

【0038】この方式では、再生速度の変化が誤り訂正回路27及び送信回路28の動作クロック信号の変化に直結するため、モータ30による時間軸変動を一時記憶部26によって吸収する必要はないが、読み出し速度の急激な変化によってPLL回路22の同期が外れると、出力される再生クロック信号の周波数が急上昇するおそれがあり、その場合には、一時記憶部26、誤り訂正回路27または送信回路28の動作速度の限界を超えてシステムが誤動作するおそれがある。

【0039】更に、図50に示すように、誤り訂正回路27及び送信回路28にシステム基準クロック回路31が出力するクロック信号を供給して、復号回路24が受信データを一時記憶部26に書き込む速度と、送信回路28が送信データを一時記憶部26から読み出す速度とを速度比較回路35により比較し、その結果に応じて、送信回路28が一時記憶部26から送信データを読み出す間隔を変化させるものがある。

【0040】この場合、誤り訂正回路27及び送信回路28に供給するクロック信号は、復号回路24が受信データを一時記憶部26に書き込む速度よりも速くなるように設定する。また、誤り訂正回路27及び送信回路28は、一時記憶部26に所定量（例えばDVDの場合は、誤り訂正符号の1ブロック分）のデータが蓄えられるとデータ処理を開始し、その処理の終了後は、次のデータが所定量蓄えられるまで処理を停止するようになっている。

【0041】この方式では、再生速度の上限はシステム

12

基準クロック回路31からのクロック信号の周波数によって決定され、誤り訂正回路27及び送信回路28の動作クロックの周波数は一定であり両者の動作は保証されるが、誤り訂正回路27及び送信回路28は常に高い周波数で動作するため、図45の場合と同様に不要輻射や消費電力の増加が問題となる。

【0042】本発明は上記第1乃至第4の従来例の夫々の事情に鑑みてなされたものであり、その目的は、以下に示す4つの点にある。即ち、本発明の第1の目的は、第1の従来例の課題を解決すべく、誤り訂正手段及び送信手段の処理速度を著しく高くすることなく、記憶手段の記憶容量を削減することが可能な誤り訂正装置を提供することにある。

【0043】本発明の第2の目的は、第2の従来例の課題を解決すべく、データの受信状態が乱れて、シンドロームの計算が正しく行われなかった場合でも、誤訂正を防止することができる誤り訂正装置を提供することにある。

【0044】本発明の第3の目的は、第3の従来例の課題を解決すべく、データ破壊回路を不要とした上で、記憶手段に未更新データが残留した場合の誤訂正を防止することができる誤り訂正装置を提供することにある。

【0045】本発明の第4の目的は、第4の従来例の課題を解決すべく、消費電力及び不要輻射の増加を極力抑制した上で、誤り訂正後のデータの送信速度を、記録媒体からのデータの受信速度に追従させることができるデータ再生装置を提供することにある。

【0046】

【課題を解決するための手段】上記目的を達成するため、請求項1記載の誤り訂正装置は、ブロック単位の誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信したブロックの情報データが書き込まれて記憶される記憶手段と、この記憶手段に記憶された1ブロックの情報データを読み出して、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えたものにおいて、前記記憶手段は、前記情報データの少なくとも1ブロック分の容量を有する格納領域を2つ備え、それら2つの格納領域の各々は、前記受信手段によって受信された情報データが格納される受信データ格納領域と、前記誤り訂正手段による訂正処理後の情報データが格納される訂正データ格納領域とに交互に切り換えられ、前記受信手段は、前記記憶手段において前記送信手段が訂正処理後の情報データを読み出した後の番地に、受信した情報データを書き込むことを特徴とする。

【0047】斯様に構成すれば、記憶手段における2つの格納領域の各々が受信データ格納領域と訂正データ格納領域とに交互に切り換えられながら、送信手段は、記

憶手段に書き込まれた訂正処理後の情報データを順次読み出して送信し、受信手段は、送信手段が情報データを読み出した後の番地に受信した情報データを書き込む。従って、従来とは異なり、記憶手段に送信データ領域を1つの独立した領域として設ける必要がない。しかも、受信手段は、送信手段が情報データを読み出すことにより既に無用となったデータの領域に受信した情報データを順次上書きするので、受信手段の処理速度に対して誤り訂正手段及び送信手段の処理速度を著しく高くする必要もない。

【0048】この場合、請求項2に記載したように、誤り訂正手段を、1ブロックの情報データについて訂正を行うと共に、訂正処理後の情報データを記憶手段の訂正データ格納領域に書き込む時間が、受信手段が受信した1ブロックの情報データを記憶手段に書き込む時間よりも短くなるように設定し、送信手段を、前記誤り訂正手段が1ブロックの訂正処理後の情報データについて訂正データ格納領域への書き込みを終了すると、直ちに前記訂正データ格納領域の先頭番地から訂正処理後の情報データを読み出す構成としても良い。

【0049】斯様に構成すれば、例えば、誤り訂正手段の処理速度を受信データを書き込む処理速度よりも僅かに速めることによって、誤り訂正手段の処理時間を受信データを書き込む処理時間よりも短くすることができるので、送信手段が記憶手段から情報データを読み出す番地を、受信手段が受信データを書き込む番地よりも先行させることができ、受信手段は、訂正データ格納領域から受信データ格納領域に切り替わった領域に、直ぐに受信データを書き込むことができる。

【0050】また、請求項3に記載したように、送信手段が記憶手段の前回訂正データ格納領域であった格納領域から訂正処理後の情報データを読み出す速度を、受信手段が受信した情報データを記憶手段に書き込む最高速度よりも速くなるように設定しても良く、斯様に構成すれば、受信手段が記憶手段に書き込みを行う番地が、送信手段が記憶手段からデータを読み出す番地に追い付くことを防止できる。

【0051】請求項4に記載したように、受信手段が受信した情報データを記憶手段に書き込む速度に基づいて、送信手段の情報データ読み出し速度を制御する読み出し速度制御手段を備えても良く、斯様に構成すれば、実際の受信手段のデータ書き込み速度に応じて、送信手段の読み出し速度が常に適正となるように制御される。

【0052】請求項5に記載したように、送信手段が記憶手段の前回訂正データ格納領域であった格納領域から訂正処理後の情報データを読み出す番地と、受信手段が受信した情報データを記憶手段に書き込む番地とを比較することにより、両番地の間隔が所定値を下回った場合に、受信手段による受信データ格納領域に対する受信情報データの書き込みを中止させる書き込み中止手段を備

えると良い。

【0053】斯様に構成すれば、例えば、何等かの原因によって受信手段の書き込み番地が送信手段の読出し番地に近付いて両番地の間隔が所定値を下回ると、書き込み中止手段は、受信手段による受信データの書き込みを中止させるので、記憶手段上の未送信データが破壊されるのを未然に防止することができる。

【0054】請求項6に記載したように、送信手段が記憶手段から訂正処理後の情報データを読み出す番地と、受信手段が受信した情報データを記憶手段に書き込む番地とを比較することにより、前者の番地が後者の番地に等しくなるか或いは先行した場合に、記憶手段の訂正処理後の未送信情報データが破壊されたと判定するデータ破壊判定手段を備えても良い。

【0055】斯様に構成すれば、例えば、受信データの番地（セクタを示す番地など）が部分的に欠落するなどして、受信手段の書き込み番地が送信手段の読出し番地に先行した場合は、記憶手段上の未送信データが破壊されている可能性が極めて高いので、データ破壊判定手段が前記データが破壊されたと判断することにより、送信手段以降に存在する外部の処理系は、その判定結果に基づいて、破壊されたデータの取扱いを適正に行うことができる。

【0056】請求項7乃至9記載の誤り訂正装置は、誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信した情報データが書き込まれて記憶される記憶手段と、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えたものにおいて、前記受信手段が受信した情報データを直接得ることにより、前記誤り訂正符号から前記情報データのシンδροームを計算して前記誤り訂正手段に出力するシンδροーム計算手段と、このシンδροーム計算手段が前記受信手段から得てシンδροーム計算に用いた情報データの受信状態に基づいて、前記シンδροーム計算手段によって計算されたシンδροームの有効性を判定するシンδροーム判定手段を備え（請求項7）、具体的には、シンδροーム判定手段を、シンδροーム計算手段が受信手段から得てシンδροーム計算に用いた情報データのシンボル数を計測し（請求項8）、また、シンδροーム判定手段を、受信手段が受信した情報データに含まれている同期信号を検出し（請求項9）、前記シンボル数が所定値に一致しない場合（請求項8）または同期信号の検出間隔が所定範囲内でない場合（請求項9）は、シンδροーム計算手段によって計算されたシンδροームを無効と判定して無効判定信号を出力することを特徴とする。

【0057】斯様に構成すれば、シンδροーム計算手段は、受信手段が受信した情報データを記憶手段を介する

15

ことなく直接得てその誤り訂正符号から情報データのシンδροームを予め計算し、誤り訂正手段は、情報データの最初の訂正処理を行う場合に、受信手段が記憶手段に受信データの書き込みを終了する前にシンδροームの計算結果に基づいて訂正処理を開始することができ、その場合、シンδροーム判定手段によって、シンδροーム計算手段により計算されたシンδροームの有効性を判定することができる。

【0058】この場合、請求項10に記載したように、シンδροーム判定手段が無効判定信号を出力した場合は、訂正不能なシンδροームを誤り訂正手段に出力し、それ以外の場合には、シンδροーム計算手段によって計算されたシンδροームを誤り訂正手段に出力するシンδροーム出力切替え手段を備えても良い。斯様に構成すれば、誤り訂正手段は、シンδροーム出力切替え手段を介して出力されるシンδροームに基づいて誤り訂正を行うことにより、誤訂正を防止することができる。

【0059】また、請求項11に記載したように、誤り訂正手段を、シンδροーム判定手段が無効判定信号を出力した場合には、無効と判定されたシンδροームに対応する情報データの誤り訂正符号の符号列については訂正を行わない構成としても良く、斯様に構成した場合でも、不適当なシンδροームに基づいて誤り訂正手段が誤訂正を行うことを防止できる。

【0060】請求項12記載の誤り訂正装置は、誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信した情報データが書き込まれて記憶される記憶手段と、この記憶手段に記憶された情報データを読み出して、前記誤り訂正符号に基づき情報データの誤りを検出して訂正処理を行い、その訂正処理後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えたものにおいて、前記受信手段に受信されて前記記憶手段に書き込まれた情報データのシンボル数を計測することにより、誤り訂正に必要なシンボル数の情報データが前記記憶手段に書き込まれたか否かを判定する判定手段と、この判定手段の判定に基づいて、前記記憶手段に書き込まれた情報データの符号列について更新位置情報を生成する更新位置情報生成手段とを備え、前記誤り訂正手段は、前記更新位置情報生成手段によって生成された更新位置情報に基づいて、情報データが更新されなかった誤り訂正符号の符号列については、訂正を行わないことを特徴とする。

【0061】斯様に構成すれば、例えば、受信手段における情報データの受信状態に何らかの乱れが生じてデータの受信が中断した場合は、記憶手段上の書き込みが行われなかった領域に未更新の符号列が残留することになるが、誤り訂正手段は、更新位置情報生成手段によって生成された更新位置情報に基づいて、情報データが更新されなかった符号列については訂正を行わないようにす

16

るので、従来とは異なり、記憶手段上にある送信済みとなったデータを破壊するための手段を設けずとも、未更新状態のデータについて、誤訂正や誤り位置情報の誤判定を行うことがない。

【0062】この場合、請求項13に記載したように、誤り訂正手段を、情報データが更新されなかった誤り訂正符号の符号列について、そのデータの受信順序と誤り訂正符号の配列とが実質的に同一である場合に訂正を行わない構成としても良い。

10 【0063】斯様に構成すれば、誤り訂正符号が例えば積符号である場合は、情報データが更新されなかった符号列が、データの受信順序と誤り訂正符号の配列とが実質的に同一である符号系列（例えば、CDの情報データであればC1系列、DVDの情報データであればPI（内）符号系列）に属する場合にのみ訂正処理が行われないことになる。従って、他の符号系列については、誤り訂正符号に基づいて訂正が可能であれば訂正が行われるので、データの訂正可能性をより高めることができる。

20 【0064】請求項14記載の誤り訂正装置は、誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信した情報データが書き込まれて記憶される記憶手段と、この記憶手段に記憶された情報データを読み出して、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えたものにおいて、前記受信手段に受信されて前記記憶手段に書き込まれた情報データのシンボル数を計測することにより、誤り訂正に必要なシンボル数の情報データが前記記憶手段に書き込まれたか否かを判定する判定手段と、この判定手段の判定に基づいて、前記記憶手段に書き込まれた情報データの符号列について更新位置情報を生成する更新位置情報生成手段とを備え、前記誤り訂正手段は、前記訂正処理中において、前記更新位置情報生成手段によって生成された更新位置情報を参照することにより、情報データが更新されなかった誤り訂正符号の符号列については訂正の対象外とする判断を行うことを特徴とする。

40 【0065】斯様に構成すれば、誤り訂正手段は、訂正処理を開始した後において更新位置情報を参照することにより、情報データが更新されなかった誤り訂正符号の符号列については訂正の対象外とする判断を行うので、請求項13と同様に、未更新状態にあるデータについて誤訂正や誤り位置情報の誤判定を行うことがない。

50 【0066】請求項15に記載したように、誤り訂正手段を、情報データが更新されなかった誤り訂正符号の符号列について、そのデータの受信順序と誤り訂正符号の配列とが実質的に同一である場合に訂正の対象外とする判断を行う構成としても良く、斯様に構成すれば、請求

17

項 13 と同様の作用効果が得られる。

【0067】請求項 16 に記載したように、情報データを、複数系列の誤り訂正符号で構成し、誤り訂正手段を、前記情報データに対して特定の誤り訂正符号系列の符号列について訂正を実行した列数が、他の誤り訂正符号系列における訂正可能誤り数を上回った時は、当該他の内何れかの符号系列における情報データが更新されなかった符号列について訂正を行う構成にするのが好ましい。

【0068】斯様に構成すれば、前記他の内何れかの符号系列においては、訂正可能誤り数を上回ったことにより訂正は行われず、その時点での誤訂正は防止される。そして、例えば、前記特定の符号系列についてのデータの訂正が非常に数多く行われており、且つ、各符号系列についての訂正処理が複数回繰り返される場合には、更新されなかった符号列についても次回以降の訂正処理において訂正が行われる可能性がある。従って、未更新データの訂正可能性をより高めることができる。

【0069】請求項 17 または 18 に記載したように、判定手段を、受信手段が受信した情報データのシンボル数を計測し、その計測されたシンボル数に基づいて（請求項 17）、また、受信手段が受信した情報データに含まれている同期信号を検出して、その同期信号の検出間隔に基づいて（請求項 18）、誤り訂正に必要なシンボル数の情報データが記憶手段に書き込まれたか否かを判定する構成としても良い。斯様に構成すれば、判定手段は、情報データのシンボル数または同期信号の検出間隔によって判定を確実に行うことができる。

【0070】請求項 19 に記載のデータ再生装置は、記録媒体から読み出され、誤り訂正符号で構成される情報データを受信する受信手段と、この受信手段が受信した情報データが書き込まれて記憶される記憶手段と、この記憶手段に記憶された情報データを読み出して、前記誤り訂正符号に基づき情報データの誤りを検出して訂正を行い、その訂正後の情報データを前記記憶手段に書き込む誤り訂正手段と、前記記憶手段に書き込まれた訂正処理後の情報データを読み出して送信する送信手段とを備えたものにおいて、周波数可変のクロック信号を前記誤り訂正手段及び前記送信手段のみに供給するクロック信号供給手段を備え、前記誤り訂正手段は、前記クロック信号供給手段から供給されるクロック信号に基づいて、前記受信手段が受信した情報データが記憶手段に書き込まれると訂正を開始すると共に、前記情報データについての訂正が終了すると、前記受信手段が受信した新たな情報データが前記記憶手段に書き込まれるまで訂正処理を停止し、前記送信手段は、前記クロック信号供給手段から供給されるクロック信号に基づいて、前記誤り訂正手段が訂正処理することにより情報データが記憶手段に書き込まれると、その情報データを読み出して送信を開始すると共に、前記情報データについての送信処理が終了

18

すると、前記誤り訂正手段が訂正処理することにより新たな情報データが前記記憶手段に書き込まれるまで送信処理を停止することの特徴とする。

【0071】斯様に構成すれば、誤り訂正手段及び送信手段には、これら専用のクロック信号供給手段により周波数可変のクロック信号が供給される。そして、誤り訂正手段は、受信手段により記憶手段に書き込まれた情報データについて訂正処理が終了すると、受信手段により新たな情報データが書き込まれるまで訂正処理を停止し、送信手段は、誤り訂正手段により訂正処理された情報データについて送信処理が終了すると、誤り訂正手段が訂正処理した新たな情報データが書き込まれるまで送信処理を停止する。

【0072】即ち、クロック信号供給手段が出力するクロック信号の周波数設定によって、誤り訂正手段及び送信手段が行う訂正処理及び送信処理を受信手段が行う受信処理よりも高速に行うことが可能となる。従って、従来とは異なり、システム基準クロック信号の周波数を高く設定して誤り訂正手段及び送信手段に供給したり、或いは、これらに PLL 回路等によって受信データ列から生成されたクロック信号を供給する必要がないので、消費電力や不要輻射を増加させることがなく、また、誤動作の発生を防止することができる。

【0073】この場合、請求項 20 に記載したように、クロック信号供給手段に、クロック信号の周波数を設定するための周波数設定手段を備えても良く、斯様に構成すれば、周波数設定手段に設定した値に応じて、クロック信号供給手段から出力されるクロック信号の周波数を変化させることができる。

【0074】また、請求項 21 に記載したように、クロック信号供給手段を自身が出力するクロック信号の周波数を検出し、その検出した周波数が周波数設定手段により設定された設定値に近づくように前記クロック信号の周波数をフィードバック制御する周波数制御手段を備えると良い。

【0075】斯様に構成すれば、周波数制御手段は、検出したクロック信号の周波数が設定値に近づくように前記周波数をフィードバック制御するので、例えば、設定値を受信手段側の受信処理速度に応じて設定することにより、誤り訂正手段及び送信手段が行う訂正処理及び送信処理の速度が適正となるように制御することができる。

【0076】また、請求項 22 または 23 に記載したように、周波数制御手段を、クロック信号供給手段が出力するクロック信号の周波数を、システム基準クロック信号（請求項 22）またはシステム基準クロック信号とは異なる独立のクロック信号（請求項 23）の周波数との比較によって検出する構成としても良い。斯様に構成すれば、周波数制御手段は、システム基準クロック信号（請求項 22）またはそれとは独立のクロック信号（請

19

求項23)に基づいて、誤り訂正手段及び送信手段に供給するクロック信号の周波数を設定することができる。

【0077】更に、請求項24に記載したように、周波数設定手段を、設定値を手動で設定可能に構成してもよい。斯様に構成すれば、例えば、データ再生の対象たる記録媒体の種類が1種類のみであり、再生系の再生速度の上限を固定的に設定できる場合には、予め周波数設定手段により設定値を手動で設定して、誤り訂正手段及び送信手段が行う訂正処理及び送信処理の速度が適正となるように調整することができる。

【0078】請求項25に記載したように、システムを統括的に制御するシステム制御手段を備え、周波数設定手段に設定される設定値を、前記システム制御手段によって設定する構成としても良い。斯様に構成すれば、誤り訂正手段及び送信手段に供給するクロック信号の周波数を、例えば外部の操作系より与えられるデータ再生速度指令値等に応じて設定することができる。

【0079】請求項26に記載したように、記録媒体が情報記憶ディスクである場合に、システム制御手段を、再生する前記情報記憶ディスクの種類に応じて周波数設定手段に設定値を設定することにより、データ再生速度の上限値を変化させる構成としても良い。斯様に構成すれば、周波数制御手段は、用途により異なる情報記憶ディスクの種類に応じてデータ再生速度の上限値を変化させるので、前記上限値を適正に設定することができる。

【0080】また、請求項27に記載したように、システム制御手段を、記録媒体としての情報記憶ディスクから情報データを読み取るデータ読み取り手段の位置に応じてクロック信号供給手段から供給されるクロック信号の周波数を変化させる構成とするのが好ましい。斯様に構成すれば、システム制御手段は、情報記憶ディスクの径方向におけるデータ読み取り手段の位置(トラッキング)に応じてクロック信号の周波数を変化させることにより、前記径方向により異なる情報データの受信処理速度に合わせて、誤り訂正手段及び送信手段が行う訂正処理及び送信処理の速度を変化させることができる。

【0081】

【発明の実施の形態】以下、本発明の実施例について、前記した第1乃至第4の目的の夫々に対応したものに分けて図面を参照して説明する。

【0082】(第1の目的に対応する実施例)本発明の誤り訂正装置をDVDデータ再生装置に適用した場合の第1実施例について、図1乃至図6を参照して説明する。尚、図39の構成と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。この図1においては、図39における一時記憶部3は、夫々情報データの少なくとも1ブロック分の容量である格納領域A及びBを有するRAMで構成される一時記憶部(記憶手段)41(図2参照)に置き換わっている。

【0083】ここで、例えば図4などにおいては、格納

20

領域A及びBは並列に図示されているが、実際には、両者は一時記憶部41内において連続する領域であり、格納領域Bの先頭番地は格納領域Aの最終番地の次に続く番地として設定されている。

【0084】また、誤り訂正回路4は、誤り訂正回路(誤り訂正手段)42に置き換わっている。この誤り訂正回路42は、1ブロックのデータについて訂正処理を行う速度が、受信回路1が1ブロックの受信データについて受信処理を行う速度よりも若干速い速度に設定されている。その他の構成は、図39に示すものと同様である。

【0085】尚、DVDにおいて採用されている誤り訂正符号は、1つの符号列における8ビットのシンボル数が182個のPI(内)符号、及び同シンボル数が208個のPO(外)符号の2つの符号系列からなるリードソロモン積符号で構成されており、1ブロックの容量は、182×208バイトである。

【0086】次に、本実施例の作用について、図3乃至図6をも参照して説明する。図3は、一時記憶部41の2つの格納領域A及びBに対して、受信処理、訂正処理及び送信処理を行う場合の格納領域を切り換えて使用する状態を示すタイムチャートであり、図4、図5及び図6は、図3中に示す時点a、b及びcにおける一時記憶部41の各領域について行われる処理の状態を示すものである。

【0087】先ず、図3において、例えば、フェイズ①では格納領域Aが受信データ格納領域として使用されており、受信回路1は、DVDディスクから光学的なピックアップ(何れも図示せず)により読み出された誤り訂正符号で構成される情報データを受信して復号した後、格納領域Aに書き込む。

【0088】この時、格納領域Bは訂正データ格納領域として使用されており、誤り訂正回路42は、1つ前のフェイズにおいて受信データ格納領域であった格納領域Bに格納されている1ブロックの情報データについて、PI、POの2つの符号系列につき訂正処理を行っている。そして、1ブロックの情報データについて処理が終了しフェイズ②に移行すると、今度は格納領域Bが受信データ格納領域として使用され、格納領域Aが訂正データ格納領域として使用される。この様に、両者は交互に入れ替わって使用されるようになっている。

【0089】また、図3に示すように、誤り訂正回路42が1ブロックの情報データに対して訂正処理を行う速度は、受信回路1が1ブロックの受信データを書き込む速度よりも高く設定されており、これにより時間Tmだけ速く終了するようになっている。尚、時間Tmは常には一定ではなく、受信回路1の受信データ書き込み速度の変動に応じて変化するが、前記書き込み速度が最大になった場合でも“0”にはならず、所定の正の値以上を確保するように設定されている。

21

【0090】ここで、時間 T_m としては、送信回路（送信手段）5が送信データを読み出して送信している番地と受信回路1が受信データを書き込む番地との間が、例えば、平均的に1セクタ（DVDのデータフォーマットで2Kバイト）程度となるような時間として設定する。

【0091】また、送信回路5は、フェイズ①においては、1つ前のフェイズで訂正処理済みとなっている格納領域Aのデータを、受信回路1がデータを書き込んでいる番地よりも先行した番地において読み出している。尚、図2には、このフェイズ①の状態を示している。そして、誤り訂正回路42より1ブロックの情報データについて訂正処理を終了したことを示すステータス信号が与えられると、送信回路5は、直ちに、訂正処理が終了した直後の訂正データ格納領域（例えば、フェイズ①では格納領域B）の先頭から（フェイズ②において）データの送信を開始する。

【0092】図4は、フェイズ①における上記の状態（時点a）を示すものである。即ち、格納領域Bについては、訂正処理の終了直後にその先頭番地から送信回路5がデータの送信を開始し、格納領域Aの末尾部分に対しては、受信回路1が受信データを書き込みを行っている。この時、誤り訂正回路42は、受信回路1が格納領域Aについて受信データを書き込みを終了するの待っている状態であり、訂正処理は行っていない。

【0093】次に、図5は、フェイズ②に移行した直後である時点bの状態を示している。即ち、送信回路5による格納領域Bに対する送信処理の番地は先に進み、その後を追うようにして、既に送信処理済みとなっている格納領域Bの先頭番地から受信回路1による受信データを書き込みが開始される。この場合、送信データの読出し番地と受信データを書き込む番地との間隔は、前述したように時間 T_m に応じて1セクタ程度となっている。また、同時に、格納領域Aについて誤り訂正回路42による訂正処理が開始される。

【0094】そして、図6は、フェイズ②における時点cの状態を示している。即ち、送信回路5による格納領域Bに対する送信処理の番地は更に先に進み、受信回路1は、その後を追従して、既に送信処理済みである格納領域Bの番地に受信データを上書きする。尚、この時、誤り訂正回路42が行う訂正処理は、格納領域Aの1ブロックの情報データに対し、PI、POの2系列の夫々について少なくとも1回以上行うため、格納領域Aのどの部分に対して処理を行っているかは図示していない。

【0095】この様に、一時記憶部41の2つの格納領域A、Bの一方が訂正データ格納領域となっている時は、他方の格納領域は、送信データ読出し領域と受信データ格納領域とを兼用するようになっている。

【0096】以上のように本実施例によれば、夫々誤り訂正符号の少なくとも1ブロック分の容量からなる2つの格納領域A及びBを有する一時記憶部41と、1プロ

22

ックの誤り訂正符号について訂正処理を行う時間が、受信回路1が1ブロックの受信データについて受信処理を行う時間よりも時間 T_m だけ短い誤り訂正回路42を備え、送信回路5は、誤り訂正回路42が1ブロックの訂正処理後の情報データについて訂正データ格納領域への書き込みを終了すると、直ちに前記訂正データ格納領域を送信データ読出し領域として、その先頭番地から訂正処理後の情報データを読み出して送信するようにした。

【0097】従って、受信回路1が、送信回路5が送信データ読出し領域において既にデータを送信した後の番地に受信データを書き込むことにより、1つの領域を送信データ読出し領域及び受信データ格納領域として共用することができるので、一時記憶部41には、独立した受信データ格納領域を設けずに情報データの少なくとも2ブロック分の容量を備えれば良く、一時記憶部41の必要最小限の容量を最小で従来の2/3にすることができる。

【0098】また、誤り訂正回路42の訂正処理時間を、受信処理時間よりも時間 T_m だけ短くすることによって、送信回路5による送信処理が受信処理に対して僅かに先行する時間を確保すれば良いので、誤り訂正回路42及び送信回路5の各処理時間を受信処理時間内に終了するように短くする構成を設ける必要がなく、誤り訂正回路42及び送信回路5の構成が容易となる。

【0099】図7乃至図9は本発明の第2実施例を示すものであり、第1実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。電氣的構成を示す図7において、第2実施例の構成は、第1実施例の構成における送信回路5が送信回路（送信手段）43に置き換わっており、その他の構成は第1実施例と同様である。

【0100】ここで、図8に示すように、受信回路1が受信データを一時記憶部41に書き込む速度を V_{in} 、送信回路43が送信データを一時記憶部41から読み出す速度を V_{out} とする。書き込み速度 V_{in} は、例えばDVDのデータを高速再生したり、或いは特定データをサーチする場合などにデータの読出し線速度が変化したり、或いはピックアップのトラッキング位置が移動することによって変動する。そして、図9に示すように、送信回路43の読出し速度 V_{out} は、その変動する書き込み速度 V_{in} の最高速度 $V_{in(max)}$ よりも予め高い値に設定されている（ $V_{out} > V_{in(max)}$ ）。

【0101】以上のように構成された第2実施例によれば、受信回路1が、送信データ読出し領域において、送信回路43により既にデータが送信された後の番地に受信データを書き込む場合でも、送信回路43の読出し速度 V_{out} は受信回路1の書き込み速度 V_{in} よりも常に速いので、書き込み速度 V_{in} が変動した場合でも、前者の読出し番地が後者の書き込み番地に追い付かれることはなく、送信前のデータが破壊されることを確実に防止する

23

ことができる。

【0102】図10は本発明の第3実施例を示すものであり、第1実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。電気的構成を示す図10において、第3実施例の構成では、第1実施例の構成における送信回路5が送信回路（送信手段）44に置き換わっている。

【0103】また、受信回路（受信手段）1'のデータ書き込み速度 V_{in} と、送信回路44のデータ読出し速度 V_{out} を参照して両者を比較することにより、データ読出し速度 V_{out} を制御するための制御信号を送信回路44に出力する速度比較回路（読み出し速度制御手段）45が設けられおり、送信回路44は、その制御信号に応じて読出し速度 V_{out} を変化させるようになっている。その他の構成は第1実施例と同様である。

【0104】次に、第3実施例の作用について説明する。速度比較回路45は、書き込み速度 V_{in} と読出し速度 V_{out} とを比較することにより、第2実施例の図9に示すように書き込み速度 V_{in} が変動した場合でも、読出し速度 V_{out} が常に書き込み速度 V_{in} よりも速くなるように送信回路44に制御信号を与える。そして、送信回路44は、与えられた制御信号に応じて読出し速度 V_{out} をダイナミックに変化させるので、例えば、両者の速度差を常に一定に維持するように制御することが可能である。

【0105】以上のように構成された第3実施例によれば、速度比較回路45は、読出し速度 V_{out} が常に書き込み速度 V_{in} よりも速くなるように送信回路44に制御信号を与えるので、書き込み速度 V_{in} が変動した場合でも前者の読出し番地が後者の書き込み番地に追い付かれることはなく、第2実施例と同様に送信前のデータが破壊されることを確実に防止できる。

【0106】また、送信回路44は、速度比較回路45より与えられた制御信号に応じて読出し速度 V_{out} をダイナミックに変化させるので、第2実施例とは異なり、読出し速度 V_{out} を、書き込み速度 V_{in} の最高速度 $V_{in(max)}$ よりも速くなるように予め一定の値に設定しておく必要がなく、消費電力や不要輻射をより低減させることができる。

【0107】図11は本発明の第4実施例を示すものであり、第1実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。電気的構成を示す図11において、第4実施例の構成では、受信回路1が受信回路（受信手段）46に置き換わっており、また、その受信回路46の一時記憶部41に対する受信データの書き込み番地と、送信回路5の一時記憶部41からの送信データの読出し番地とを参照して比較する番地比較回路（書き込み中止手段）47が設けられている。

【0108】この番地比較回路47は、受信データの書き込み番地と送信データの読出し番地とを参照・比較し

24

て、両番地の間隔が所定値（例えば、1セクタ分）以上に維持されているか否かを監視するようになっている。即ち、データの受信、訂正及び送信の各処理が正常に行われていれば、両番地の間隔は所定値以上に維持されるからである。

【0109】そして、両番地の間隔が所定値を下回った時は、訂正処理がなされた後未送信状態にある一時記憶部41のデータが破壊されるおそれがあるため、番地比較回路47は、受信回路46に対して書き込み中止信号を出力するようになっており（格納制御）、受信回路46は、書き込み中止信号が与えられるとデータの受信処理を中止するようになっている。

【0110】また、番地比較回路47は、受信回路46におけるデータの受信処理が正常に行われているか否かのステータス信号を、システムマイコン48に出力するようになっており、システムマイコン48は、そのステータス信号に応じて例えばユーザインターフェイス処理などを行うようになっている。尚、システムマイコン48は、DVD再生装置においてシステム全体を統括的に制御するものである。その他の構成は、第1実施例と同様である。

【0111】以上のように構成された第4実施例によれば、例えば、受信系列の乱れによって、受信回路46が受信データのセクタIDなどが受信できなかった場合などにおいて、受信回路46の一時記憶部41に対する書き込み番地が飛んで送信回路5の読出し番地に近付いて両番地の間隔が所定値を下回ると、番地比較回路47は、受信回路46による受信データの書き込みを中止させるので、一時記憶部41上の未送信データが破壊されるのを未然に防止することができる。

【0112】図12は本発明の第5実施例を示すものであり、第1または第4実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。電気的構成を示す図12において、第5実施例の構成では、受信回路1の一時記憶部41に対する受信データの書き込み番地と、送信回路5の一時記憶部41からの送信データの読出し番地とを参照して比較する番地比較回路（データ破壊判定手段）49が設けられている。

【0113】この番地比較回路49は、第4実施例における番地比較回路47と同様に、受信データの書き込み番地と送信データの読出し番地とを参照・比較して、前者の番地が後者の番地に等しくなるか或いは先行した場合に、一時記憶部41における訂正処理後の未送信情報データが破壊されたと判定するようになっている。

【0114】また、番地比較回路49は、未送信情報データが破壊されたと判定した場合は、ステータス信号をシステムマイコン50に出力するようになっており、システムマイコン50は、そのステータス信号に応じて例えばユーザインターフェイス処理などを行うようになっている。その他の構成は第1実施例と同様である。

25

【0115】 以上のように構成された第5実施例によれば、例えば、何等かの原因によって受信回路1の書き込み番地が送信回路5の読出し番地に等しくなるか或いは先行した場合は、一時記憶部41上の未送信データが破壊されている可能性が極めて高いので、番地比較回路49が前記データが破壊されたと判断することにより、システムマイコン50や送信回路5以降に存在する外部の処理系は、その判定結果に基づいて、破壊されたデータの取扱いを適正に（例えば、該当するデータ部分の再読出しなど）行うことができる。

【0116】 本発明は上記し且つ図面に記載した実施例にのみ限定されるものではなく、次のような変形または拡張が可能である。各実施例におけるアービタは、記憶手段と一体に構成しても良い。また、アービタの機能を、受信手段、誤り訂正手段、送信手段に分散させて、記憶手段に対するアクセス要求を相互に与えることによって前記アクセスの調停を行う構成としても良い。第1乃至第5実施例における記憶手段は、各格納領域の容量として少なくとも誤り訂正符号の1ブロック分を備えていれば良く、1ブロック分よりも多い容量を備えていても良い。また、第1乃至第5実施例における記憶手段は、必ずしも1個の記憶素子（RAM等）で構成する必要はなく、例えば、少なくとも誤り訂正符号の1ブロック分の容量を備えた2つの記憶素子で構成して、受信手段、誤り訂正手段、送信手段からのアクセスを夫々調停するようにしても良い。

【0117】 第4実施例における番地比較回路47に、第5実施例におけるデータ破壊判定手段としての機能を併せて持たせても良い。DVDデータ再生装置に限ることなく、ブロック完結の誤り訂正符号で構成されるデータを再生する装置であれば適用が可能である。誤り訂正符号は、積符号に限ることなく1系列のものであっても良い。

【0118】（第2の目的に対する実施例）図13乃至図15は本発明の誤り訂正装置をDVDデータ再生装置に適用した場合の第6実施例を示すものであり、図43の構成と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。

【0119】 受信回路（受信手段）6は、図示しないピックアップがDVDディスクから光学的に読み取った信号を受信するようになっている。この受信回路6においては、DVDのデータフォーマットにおいて1フレーム毎の先頭に配置されている同期信号が受信される。

【0120】 また、受信回路6は、内蔵されているPLL回路（図示せず）が受信データ列より生成したクロック信号に基づき、PI系列において2フレーム当たり182バイトのデータの入力タイミングに一致するようにラッチパルス信号を作成し、そのラッチパルス信号により、前記182バイトの各データ（1バイト単位のシンボル）をラッチして受信処理を行うようになっている。

26

その後、受信データは8-16復調（ディスクにデータを記録する際に16ビットに変換されたデータを元の8ビットデータに戻す）などを施された後に、一時記憶部8に書き込まれる。

【0121】 図13においては、受信回路6を介してこれらの各種信号を受信する計測・判定回路（シンドローム判定手段）51が設けられている。計測・判定回路51は、同期信号が出力された時点からラッチパルスの出力数をカウントすることにより、そのカウント値が2フレーム当たり182（所定値）になっているか否かによって、受信回路6が2フレーム当たり182個のシンボルを正しく受信しているか否かを判定し、無効判定信号（判定情報）を誤り訂正回路（誤り訂正手段）52に出力するようになっている。

【0122】 PIシンドローム計算回路（シンドローム計算手段）53は、受信回路6から直接情報データを得てDVDデータにおけるPI系列の誤り訂正符号からシンドロームを計算すると、その計算結果を誤り訂正回路52に出力するようになっている。

【0123】 図14は、DVDデータに採用されている誤り訂正符号の1ブロック分のデータ配列を示すものである。DVDのソースデータは、2Kバイトを単位として1セクタを構成しており、誤り訂正符号は、16セクタ毎に付加され、ソースデータ32Kバイトで1ブロックを構成している。

【0124】 その1ブロックの誤り訂正符号は、パラメータ（ $m=8$, $n=182$, $k=172$, $d=11$ ）を有する内符号PIと、パラメータ（ $m=8$, $n=208$, $k=192$, $d=17$ ）を有する外符号POとの2つの符号系列からなるリードソロモン積符号で構成されている。

【0125】 ここで、各パラメータは、以下の内容を示すものである。

m : 1シンボルの符号長

n : 1つの符号列のシンボル数

k : 1つの符号列のシンボル数の内、パリティ以外のシンボル数

d : 符号間の最小距離

即ち、図14において列方向に配置されている内符号PI（ $d_{0,0}$, $d_{0,1}$, $d_{0,2}$, ..., $d_{0,181}$, ...）は、符号長が8ビットであるシンボルが182個配置された符号系列であり、その182シンボル（バイト）の内、メインデータは172シンボル、これらのメインデータより生成されたパリティは10シンボルである。

【0126】 また、図14において行方向に配置されている外符号PO（ $d_{0,0}$, $d_{1,0}$, $d_{2,0}$, ..., $d_{207,0}$, ...）は、符号長8ビットのシンボルが208個配置された符号系列であり、その内、メインデータは192シンボル、パリティは16シンボルである。パリティを除くメインデータは、 $172 \times 192 = 32,256$ (K

27

バイト)であり、ソースデータ以外の0.25Kバイトは、セクタIDやそのパリティであるEDC、及びリザーブなどである。

【0127】以上のように構成されている誤り訂正符号の訂正能力は、自分の符号系列におけるシンドロームの計算結果によって、内符号PIについては5シンボルまで、外符号POについては8シンボルまで誤り訂正が可能である。また、他方の符号系列におけるシンドロームの計算結果から得られる誤り検出位置情報をイレージャポインタとして利用することにより、内符号PIについては10シンボルまで、外符号POについては16シンボルまで消失訂正を行うことができる。

【0128】また、実際のデータの受信順序は、d0,0, d0,1, d0,2, ..., d0,181, d1,0, d1,1, d1,2, ..., d207,180, d207,181 となっており、内符号PIについては、実際のデータの受信順序と誤り訂正符号の符号系列とが同一となっている。

【0129】次に、第6実施例の作用について図15をも参照して説明する。図15は、誤り訂正回路52が行う訂正処理の制御内容を示すフローチャートである。この図15において、誤り訂正回路52は、まず、計測・判定回路51から無効判定信号が出力されているか否かによって、PIシンドローム計算回路53が出力するPI符号列のシンドロームS10～S19の計算結果が有効なものとして使用可能であるか否かを判断する(ステップX1)。

【0130】シンドロームの計算結果が有効である場合には、シンドロームS10～S19の計算結果から、シンボルデータに誤りがあるか否かを判断する(ステップX4)。全てのシンドロームS10～S19の計算結果が“0”であればその符号列のシンボルデータに誤りはないのでステップX8に移行する。208列全ての処理が終了していない場合で且つPI符号についての初回の訂正処理である場合(ステップX8a)は、ステップX1に移行する。

【0131】また、計測・判定回路51において、同期信号が出力された時点からカウントしたラッチパルスの出力数が、2フレーム当たり“182”になっていない場合(例えば、シンボルデータの部分的な脱落により

“182”よりも小なる場合や、或いは、ラッチパルスにノイズが重畳されることによって“182”よりも大なる場合)は、計測・判定回路51から無効判定信号が出力され、シンドロームS10～S19の計算結果が無効であることが示される。この場合には、誤り訂正回路52は、ステップX1において「NO」と判断し、それらのシンドロームS10～S19の計算結果に基づく判定・訂正を行うことなくステップX8に移行する。

【0132】一方、ステップX4において誤りがある、と判定された場合は、誤り訂正回路52は、シンドロームS10～S19の値からその誤りが訂正可能であるか

28

否かを判断して(ステップX5)、訂正可能である場合は、シンドロームS10～S19に基づいて誤りの大きさ及び誤りの位置(エラーポジション)を求める。尚、これらの計算結果は、誤り訂正回路52に内蔵されている図示しないRAM(ワークエリア)上に書き込まれて記憶される。

【0133】そして、誤り訂正回路52は、受信回路6が一時記憶部8上に受信データの書き込みを終えた後に、エラーポジションに対応するシンボルデータを読み出して、当該データ値に誤りの大きさの値を加算することによってデータを訂正し、一時記憶部8上に書き戻す(ステップX6)。また、データが訂正不能である場合は、そのPI符号列に訂正不能な誤りがあることを示す誤り位置情報をセットする(ステップX7)。

【0134】1ブロックのPI符号列の208列全てについて処理を行いステップX8において「YES」と判断すると、ステップX9～X16においてPO符号列の182列について訂正処理を行う。このPO符号列の訂正処理においては、ステップX7でセットされたPI符号列の誤り位置情報を利用して、消失訂正を行うことができる(ステップX12, X13)。

【0135】また、1ブロックのPO符号列の182列全てについて処理を行いステップX15において「YES」と判断すると、次のステップX16において更に訂正処理を行うか否かを判断し、訂正処理を続行する場合は、誤り訂正回路52は、今度は一時記憶部8からPI符号列のデータを読み出し、その読出したデータに基づいて、シンドロームS10～S19を計算する(ステップX2, X3)。

【0136】即ち、誤り訂正回路52が、PIシンドローム計算回路53より与えられるPI符号列のシンドロームS10～S19を参照するのは、最初のPI符号列の訂正処理においてのみである。2回目以降の訂正処理においては、(ステップX8aで「NO」と判断して)一時記憶部8からPI符号列のデータを読み出し、その読出したデータに基づいて自らシンドロームS10～S19を計算する。何故なら、最初のPI符号列の訂正処理を経ることによって訂正されたシンボルデータが存在する可能性があるので、2回目以降は一時記憶部8から読出したデータに基づいてシンドロームS10～S19を計算した方が、データの訂正可能性がより高くなるからである。

【0137】以上のように第6実施例によれば、計測・判定回路51は、受信回路6におけるデータの受信状態に基づいて、具体的には、受信回路6が2フレーム当たり182シンボルのデータを受信しているか否かを判定し、誤り訂正回路52は、計測・判定回路51より無効判定信号が出力されていない場合は、PIシンドローム計算回路53により計算されたシンドロームS10～S19をPI符号列の最初の訂正処理に利用して誤り判定

29

及び訂正を行い、また、前記無効判定信号が出力されている場合は、その符号列に対する訂正処理を行わないようにした。

【0138】従って、誤り訂正回路52は、PIシンドローム計算回路53により予め計算されたPI系列のシンドロームS10～S19を利用することにより、PI符号列の最初の訂正処理は、1ブロック分の受信データが一時記憶部8に全て書き込まれるまで待つことなく開始することができ、訂正処理に要する時間を短縮することができる。また、誤り訂正回路52は、PI符号列の2回目以降の訂正処理では、一時記憶部8からPI符号列のデータを読み出し、その読出したデータに基づいて自らシンドロームS10～S19を計算するので、訂正の可能性をより高めることができる。

【0139】更に、誤り訂正回路52は、計測・判定回路51が出力する無効判定信号によって、PIシンドローム計算回路53により予め計算されるシンドロームS10～S19の有効性(正しいシンボル数に基づいて計算されたか否か)を判断するので、正しい状態で計算されていないシンドロームS10～S19の計算値により、一時記憶部8上に残留している過去の無意味なデータについて誤判定・誤訂正を行うことはない。従って、例えば、DVDデータによる映像や楽音などの再生において突発的にノイズが発生したりすることがなく、信頼性をより高めることができる。

【0140】図16及び図17は本発明の誤り訂正装置をCDデータ再生装置に適用した場合の第7実施例を示すものであり、図43の構成と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。受信回路(受信手段)54は、図示しないピックアップがCDディスクから光学的に読み取った信号を受信するようになっている。この受信回路54においては、CDのデータフォーマットにおいて1フレーム(588チャンネルビット)毎の先頭に配置されている同期信号が受信される。

【0141】尚、CDのデータフォーマットにおける1フレームは、

フレーム同期信号：24ビット

サブコーディング：14ビット(1シンボル)

データ及びパリティ：14×32ビット(32シンボル)

シンボル間の結合用ビット：3×34ビット

以上の合計で588チャンネルビットとなっている。

【0142】また、受信回路54は、内蔵されているPLL回路(図示せず)が受信データより生成したクロック信号に基づいて、1フレーム当たり32バイトのデータの入力タイミングに一致するようにラッチパルス信号を作成し、そのラッチパルス信号に基づいて、前記32バイトの各データ(1バイト単位のシンボル)をラッチして受信処理を行うようになっている。その後、受信デ

30

ータは、EFM(Eightto Fourteen Modulation)復調(ディスクに記録する際に14ビットに変換されたデータを元の8ビットデータに戻す)などを施された後、一時記憶部8に書き込まれる。

【0143】図16においては、受信回路54を介してこれらの各種信号を受信する計測・判定回路(シンドローム判定手段)55が設けられている。計測・判定回路55は、これらの各種信号から、受信回路54が1フレーム当たり32バイトのシンボルを正しく受信しているか否かを判定して、無効判定信号(判定情報)を切換回路(シンドローム出力切換手段)56に出力するようになっている。

【0144】C1シンドローム計算回路(シンドローム計算手段)57は、受信回路54から直接情報データを得てCDデータにおけるC1系列の誤り訂正符号からシンドロームS10～S13を計算すると、その計算結果を切換回路56に出力するようになっている。

【0145】切換回路56は、計測・判定回路55より無効判定信号が出力されない場合は、C1シンドローム計算回路53により計算されたシンドローム値をそのまま誤り訂正回路(誤り訂正手段)58に出力する。また、前記無効判定信号が出力されている場合は、C1シンドローム計算回路57により計算されたシンドローム値に代えて、自身が予め保有している訂正不能の任意のシンドローム値を誤り訂正回路58に出力するようになっている。

【0146】尚、CDのデータに採用されている誤り訂正符号は、パラメータ($m=8$, $n=32$, $k=28$, $d=5$)を有するC1符号列と、パラメータ($m=8$, $n=28$, $k=24$, $d=5$)を有するC2符号列との2つの符号系列からなるリードソロモン積符号で構成されている。即ち、何れの符号列においても、シンボル2個($= (d-1)/2 = (5-1)/2$)までの誤り訂正が可能である。

【0147】また、C2符号列は、C1符号列の1フレーム32シンボルのデータを4フレーム毎に取る(インターリーブ)系列であるため(第1フレーム第1シンボルー第5フレーム第2シンボルー…)、C1系列の誤り訂正において得られた誤り位置情報は、イレージャポイントとしてC2符号列の消失訂正に利用することができるが、逆に、C2系列の訂正処理で得られた誤り位置情報は、C1符号列の消失訂正に利用することができない。従って、C2系列についてのみシンボル4個までの消失訂正が可能である。

【0148】次に、第7実施例の作用について図17をも参照して説明する。計測・判定回路55は、受信回路54を介してCDデータの1フレーム毎の同期信号及び受信回路54内部で生成されたラッチパルス信号を得ると、同期信号が出力された時点からラッチパルス信号の出力数をカウントして、そのカウント値が“32(所定

31

値) ”であるか否か、即ち、ラッチパルス信号が次のフレームの同期信号が出力されるまでに32シンボル出力されたか否かによって、1フレーム当たり32シンボルのデータが受信できているか否かを判定する。

【0149】1フレーム当たり32シンボルのデータが受信できていれば、C1シンドローム計算回路57により計算されたシンドロームは、それら32シンボルのデータに基づいて計算されているはずであり、その計算結果は正しいと判断することができる。この場合、計測・判定回路55は無効判定信号を出力しないので、切換回路56は、C1シンドローム計算回路57により計算されたシンドローム値をそのまま誤り訂正回路58に出力する。

【0150】一方、受信回路6における受信処理に何らかの乱れが生じることによりデータの受信が正常に行われず、計測・判定回路55において同期信号が出力された時点からカウントしたラッチパルス信号の出力数が32個に一致しない場合には、C1シンドローム計算回路57により計算されたシンドロームは32シンボルのデータに基づいて計算されておらず、その計算結果は正しくない

と判断することができる。【0151】この場合、計測・判定回路55は、無効判定信号を切換回路52に出力する。すると、切換回路56は、前記無効判定信号に基づいて訂正不能のシンドロームを誤り訂正回路54に出力する。

【0152】ここで、図17は、誤り訂正回路58の訂正処理内容を示すフローチャートである。誤り訂正回路58は、C1シンドローム計算回路57により予め計算されたC1系列のシンドロームS10～S13の計算結果を得ると(ステップY1)、そのシンドロームの計算結果より、シンボルデータに誤りがあるか否かを判定する(ステップY4)。

【0153】以降の処理は、基本的には図15に示すフローチャートをベースとして、CDのデータフォーマットに合わせた処理内容に変更したものである。CDデータに採用されている誤り訂正符号は、上述したように、C2符号列についてはC1符号列にインターリーブを施してなるものであり、所謂非完結型である。即ち、DV Dデータにおける誤り訂正符号(完結型)の場合のように“ブロック”という概念は存在しない。

【0154】そして、1つのC2符号列は、109列(フレーム)のC1符号が揃うことによって(一時記憶部8に書き込まれた時点で)完結する。従って、CDデータの場合は、C1符号列、C2符号列の訂正処理を1列ずつ交互に行うようになっており、図15におけるステップX8及びX8a、X15に対応する処理は削除されている。

【0155】加えて、ステップX14に対応する処理も削除されている。これも、前述したように、C2系列の訂正処理で得られた誤り位置情報がC1符号列の消失訂

32

正に利用することができないためである。

【0156】また、図17のフローチャートにおいては、データの受信が正常に行われない場合、計測・判定回路55は無効判定信号を出力し、切換回路52は訂正不能のシンドロームを誤り訂正回路58に出力するので、誤り訂正回路58は、ステップY4で「YES」、ステップY5で「NO」と判断して、そのC1符号列に訂正不能な誤りがあることを示す誤り位置情報をセットする(ステップY7)。

【0157】以上のように第7実施例によれば、計測・判定回路55は、受信回路54が1フレーム当たり32シンボルのデータを受信しているか否かを判定し、切換回路56は、計測・判定回路55より無効判定信号が出力されいなければ、C1シンドローム計算回路57により計算されたシンドロームをそのまま誤り訂正回路58に出力し、また、前記無効判定信号が出力されていれば、自身が予め保有している訂正不能の任意のシンドロームを誤り訂正回路58に出力するようにした。

【0158】従って、誤り訂正回路58は、一時記憶部8上に残留している過去の無意味なデータについて誤訂正を行うことはないので、例えば、CDデータによる楽音などの再生において突発的にノイズが発生したりすることがなく、信頼性をより高めることができる。

【0159】図18は本発明の第8実施例を示すものであり、第7実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。図18においては、図16に示す第7実施例の構成から切換回路56が削除されており、C1シンドローム計算回路57が出力するシンドローム値及び計測・判定回路55が出力する無効判定信号は、何れも誤り訂正回路(誤り訂正手段)58'に直接与えられるようになっている。その他の構成は、第7実施例と同様である。

【0160】次に、第8実施例の作用について説明する。第8実施例の作用は、第6実施例の図15に示すフローチャートを、CDのデータフォーマットに合わせて行うものである。即ち、誤り訂正回路58'は、計測・判定回路55より無効判定信号が出力されている場合には、C1シンドローム計算回路57が出力するシンドローム値に基づく誤り訂正を行わないようにする。

【0161】以上のように構成された第8実施例によれば、誤り訂正回路58'は、計測・判定回路55が出力する無効判定信号を直接得ることにより、無用な誤り訂正処理を行うことがないので処理をより効率的に行うことができる。また、第7実施例における切換回路56を必要としないので、全体を小形に構成することができる。

【0162】図19は本発明の第9実施例を示すものであり、第7実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。図19においては、図16に示す第7実施例の構成における

計測・判定回路 55 が、判定回路（シンドローム判定手段）59 に置き換えられている。その他の構成は、第 7 実施例と同様である。

【0163】判定回路 59 による判定は、第 7 実施例における計測・判定回路 55 と異なっており、受信回路 54 によって 1 フレーム毎に受信される同期信号の受信間隔を、PLL 回路が受信データより生成したクロック信号に基づいて測定し、前記受信間隔が 588 チャネルビット毎になっているか否かにより、受信回路 54 によるデータの受信処理が正常であるか否かを判定するようになっている。その他の作用は第 7 実施例と同様である。以上のように構成された第 9 実施例においても、第 6 実施例と同様の効果が得られる。

【0164】本発明は上記し且つ図面に記載した実施例にのみ限定されるものではなく、次のような変形または拡張が可能である。各実施例におけるアービタは、記憶手段と一体に構成しても良い。また、アービタの機能を、受信手段、誤り訂正手段、送信手段に分散させて、記憶手段に対するアクセス要求を相互に与えることによって前記アクセスの調停を行う構成としても良い。第 6 実施例において、最初にステップ X9 乃至 X16 の PO 符号列の訂正処理を行った後に、ステップ X1 乃至 X8 の PI 符号列の訂正処理を行っても良い。同様に、第 7 実施例において、最初にステップ Y9 乃至 Y15 の C2 符号列の訂正処理を行った後に、ステップ Y1 乃至 Y8 の C1 符号列の訂正処理を行っても良い。また、第 6 実施例において、誤り訂正回路 52 は、最初に PO 符号列の訂正処理を行うようにし、PI 符号列のシンドローム S10 ~ S19 の計算結果をイレジャポイントとして PO 符号列の最初の訂正処理における消失訂正に利用するようにしても良い。斯様に構成すれば、最初の訂正処理からより多くのシンボルデータの訂正を行うことが可能となる。

【0165】第 6 実施例において、第 7 実施例などと同様に、誤り訂正回路 52 に対して切換回路 56 を介してシンドロームの計算結果を与えるようにしても良い。また、第 6 及び第 8 実施例において、シンドローム計算手段によってシンボルデータの訂正までの演算処理を行わせて、誤り訂正手段は、訂正されたデータを記憶手段に対して書き戻す機能のみを持たせても良い。この場合、判定手段によって無効判定信号が出力された場合は、誤り訂正手段は、訂正されたデータの記憶手段に対する書き戻しを中止するようにする。第 9 実施例を DVD の場合に適用して、1 フレーム毎の同期信号が、受信データ列の 1488 チャネルビット毎に受信されているか否かによって、シンドロームの計算結果を判定しても良い。

【0166】1 つの誤り訂正符号列についての訂正処理を 1 回しか行わない場合には、図 15 に示すフローチャートからステップ X2、X3、X8 及び X16 を削除して、ステップ X8 で「NO」と判断した場合は、直接ス

テップ X1 に移行するようにすれば良い。同様に、図 17 に示すフローチャートの場合は、ステップ Y2、Y3、Y16 を削除すれば良い。DVD、CD データ再生装置に限ることなく、誤り訂正符号で構成されるデータを再生する装置であれば適用が可能である。誤り訂正符号は、積符号に限ることなく 1 系列のものであっても良い。

【0167】（第 3 の目的に対応する実施例）図 20 乃至図 27 は本発明の誤り訂正装置を DVD データ再生装置に適用した場合の第 10 実施例を示すものであり、図 44 の構成と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。先ず、DVD データに採用されている誤り訂正符号について図 21 を参照して説明する。

【0168】図 21 は、誤り訂正符号の 1 ブロック分の配列を示すものである。DVD のソースデータは、2 K バイトを単位として 1 セクタを構成しており、誤り訂正符号は、16 セクタ毎に付加され、ソースデータ 32 K バイトで 1 ブロックを構成している。

【0169】その 1 ブロックの誤り訂正符号は、パラメータ ($m=8$, $n=182$, $k=172$, $d=11$) を有する内符号 PI と、パラメータ ($m=8$, $n=208$, $k=192$, $d=17$) を有する外符号 PO との 2 つの符号系列からなるリードソロモン積符号で構成されている。

【0170】ここで、各パラメータは、以下の内容を示すものである。

m : 1 シンボルの符号長

n : 1 つの符号列のシンボル数

k : 1 つの符号列のシンボル数の内、パリティ以外のシンボル数

d : 符号間の最小距離

即ち、図 21 において列方向に配置されている内符号 PI ($d_{0,0}$, $d_{0,1}$, $d_{0,2}$, ..., $d_{0,181}$, ...) は、符号長が 8 ビットであるシンボルが 182 個配置された符号系列であり、その 182 シンボル (バイト) の内、メインデータは 172 シンボル、これらのメインデータより生成されたパリティは 10 シンボルである。また、図 21 において行方向に配置されている外符号 PO ($d_{0,0}$, $d_{1,0}$, $d_{2,0}$, ..., $d_{207,0}$, ...) は、符号長 8 ビットのシンボルが 208 個配置された符号系列であり、その内、メインデータは 192 シンボル、パリティは 16 シンボルである。

【0171】パリティを除くメインデータは、 $172 \times 192 = 32,256$ (K バイト) であり、ソースデータ以外の 0.25 K バイトは、セクタ ID やそのパリティである EDC、及びリザーブなどである。

【0172】以上のように構成されている誤り訂正符号の訂正能力は、自分の符号系列におけるシンドロームの計算結果によって、内符号 PI については 5 シンボル

35

(パリティのシンボル数の $1/2$)まで、外符号POについては8シンボル(パリティのシンボル数の $1/2$)まで誤り訂正が可能である。

【0173】また、積符号は、一方の符号系列におけるシンドロームの計算結果から得られる誤り検出位置情報をイレージャポイントとして、他方の符号系列における消失訂正に利用できるという性質がある。この性質を利用することにより、内符号PIについては10シンボル(パリティのシンボル数と同数)まで、外符号POについては16シンボル(パリティのシンボル数と同数)まで消失訂正を行うことができる。

【0174】また、実際のデータの受信順序は、 $d_{0,0}$, $d_{0,1}$, $d_{0,2}$, ..., $d_{0,181}$, $d_{1,0}$, $d_{1,1}$, $d_{1,2}$, ..., $d_{207,180}$, $d_{207,181}$ となっており、内符号PIについては、実際のデータの受信順序と誤り訂正符号の符号系列とが同一となっている。

【0175】電気的構成の機能ブロックを示す図20においては、図44に示す従来構成に対して、データ破壊回路17を削除した構成としている。また、誤り訂正回路15は、誤り訂正回路(誤り訂正手段)60に置き換えられている。

【0176】受信回路(受信手段)12においては、DVDのデータフォーマットで1フレーム(91バイト)毎の先頭に配置されている同期信号が受信される。また、受信回路12は、内蔵されているPLL回路(図示せず)が受信データより生成したクロック信号に基づいて、2フレーム当たり182バイトのデータの入力タイミングに一致するようにラッチパルス信号を作成し、そのラッチパルス信号に基づいて、前記182バイトの各データ(シンボル)をラッチして受信処理を行うようになっている。

【0177】計測・判定回路(判定手段)61は、受信回路12を介して同期信号及びラッチパルス信号を得、ラッチパルス信号数をカウントすることにより、2フレーム(PI符号列)につき182バイトのデータが受信されているかを判定し、その判定結果を更新位置情報生成回路(更新位置情報生成手段)62に出力するようになっている。

【0178】更新位置情報生成回路62は、計測・判定回路61からの判定結果に基づいて、1ブロック当たり208シンボルのPI符号列の夫々について、データの受信が正常に行われたか、即ち、一時記憶部(記憶手段)14上のデータが更新されているかを示す更新位置情報を生成して誤り訂正回路60に出力する。そして、誤り訂正回路60は、与えられた更新位置情報に基づいて、以下に述べるように誤り訂正を行うようになっている。

【0179】次に、第10実施例の作用について、図22乃至図26をも参照して説明する。図22は、誤り訂正回路60によって行われる訂正処理の内容を示すフロ

36

ーチャートである。まず、誤り訂正回路60は、更新位置情報生成回路62により生成された更新位置情報を参照し、PI符号の第1列目のデータが更新されているかを判断し(ステップA1)、データが更新されているれば、第1列目のPI符号を一時記憶部(RAM)14から読出す(ステップA2)。

【0180】そして、第1列目のPI符号について10個のシンドローム計算式 $S_{I0} \sim S_{I9}$ を計算することにより訂正演算を行い(ステップA3)、その結果に基づいて訂正処理を行う。シンドローム計算式 $S_{I0} \sim S_{I9}$ の計算結果が全て“0”であれば第1列目の全てのシンボルに誤りはないので訂正は不要であり、ステップA4からステップA8に移行する。また、シンドローム計算式 $S_{I0} \sim S_{I9}$ の計算結果が全て“0”でない場合は、第1列目の何れかのシンボルに誤りがあるので、ステップA5に移行してその誤りが訂正可能か否かを判断する。

【0181】誤り訂正が可能な場合、即ち、誤りが生じているシンボルの数が5個以下の場合には、シンドローム計算式 S_{I0} は、誤りの大きさ(誤りが生じているシンボルが複数の場合は、それらの和($e_i + e_j + \dots$))であるエラーベクトル e を示しており、シンドローム計算式 $S_{I1} \sim S_{I9}$ の計算結果を加味することによって、誤りが生じているシンボルの位置を示すエラーポジション i 、及び誤りが生じているシンボルが複数の場合は各シンボルについての誤りの大きさが得られる。

【0182】そして、誤りが生じている受信シンボルの値 d_i' に、誤りの大きさ e_i を加えることによって誤りを訂正することができる($d_i = d_i' + e_i$)。誤りが訂正できた場合は、一時記憶部(RAM)14に訂正したシンボルのデータを書き込む(ステップA6)。次に、ステップA8において208列のPI符号全てを処理したか否かを判断し、全て処理した場合はステップA9に移行して、PO符号列に対する訂正処理を開始する。また、208列全て処理していない場合はステップA1に移行して、PI符号の次の列について訂正処理を行う。

【0183】一方、ステップA1においてデータが更新されていないと判断した場合及びステップA5において誤り訂正が不能であると判断した場合は、例えば、誤り訂正回路60のワークエリア(メモリ)における誤り位置情報の格納領域にフラグをセットすることにより、その符号列に誤りが存在することを示す誤り位置情報をセットして(ステップA7)、ステップA8に移行する。

【0184】以降のステップA9～A15は、基本的にステップA2～A8の処理を、182列のPO符号について行うものである。但し、ステップA12及びA13においては、16個のシンドローム計算式 $S_{O0} \sim S_{O15}$ の計算結果による誤り訂正に加えて、PI符号列の訂正処理(ステップA7)において得られている誤り位置

37

情報をイレージャポイントとして消失訂正をも行うことができる。消失訂正は、シンボルが16個まで未知数であったとしても、その未知数の位置が分かっているならば、16個のシンドロームS00～S015からなる16元連立方程式を解くことにより、未知数の値を得ることができるものである。

【0185】また、ステップA13においては、誤り訂正を行う毎にその訂正列数をカウントしておく。そして、182列全て処理した後に、訂正を行った列数がPI符号の誤り訂正能力“5”を超えているか否かを判断し（ステップA16）、“5”を超えている場合は、更新位置情報生成回路62により生成された更新位置情報をクリアして（ステップA17）、更に訂正処理を続行する場合は、ステップA18からステップA1へと移行して再度PI符号列について訂正処理を行う。また、訂正列数が“5”を超えていない場合は、そのままステップA18に移行する。

【0186】再度のPI符号列についての訂正処理においては、PO符号列の訂正処理（ステップA14）において得られている誤り位置情報に基づいて、10個のシンドローム計算式S10～S19によりシンボル数10個までの消失訂正をも行うことができる。尚、ステップA18において訂正処理を反復する回数は、訂正処理時間の余裕や、シンボルデータの確実性の要求度合いなどに応じて適宜設定すれば良い。

【0187】ここで、第10実施例におけるデータの訂正能力について、図23乃至図26を参照してより具体的に説明する。図23及び図24は、第10実施例による処理形態の一例を示すものである。尚、図示の都合上、PI符号のシンボル数を20、PO符号はシンボル数を16とする。各図において領域の大きさは異なるが、領域A及びCは、シンボルデータに誤りがある領域を示し、領域Bは、シンボルデータが更新されなかった未更新領域を示している。また、各図では、PO符号列において、領域A及びCが存在しない領域Bに係る部分のみを有する符号列だけが訂正可能であるとする。

【0188】先ず、図23に示す状態においては、領域BのPI符号4列が未更新であり、その4列については、更新位置情報生成回路62により生成された未更新状態を示す更新位置情報が予め付与されている。そして、PO符号列の訂正処理における訂正列数が“3”であったとする（図23（b）参照）。この場合、訂正列数“3”は（ ≤ 5 ）であるから、誤り訂正回路60は、ステップA16で「NO」と判断し、次のステップA1では、領域BのPI符号4列については更新位置情報に基づいて「NO」と判断し、訂正を行わない。従って、誤判定は生じない（図23（c）参照）。

【0189】また、図24においては、図23と同様に領域BのPI符号4列に未更新状態を示す更新位置情報が付与されているが、PO符号列の訂正処理における訂

38

正列数が“8”であったとする（図24（b）参照）。この場合、訂正列数“8”は（ > 5 ）であるから、誤り訂正回路60は、ステップA16で「YES」と判断して、後述する理由により、次のステップA17で更新位置情報をクリアするようにしている。従って、この場合は、誤り位置情報に基づいて訂正を行うことになるが、誤り訂正は不能であるから、更新位置情報を参照せず通常通りに訂正処理を行っても訂正は行われず、誤判定は生じない（図24（c）参照）。

【0190】そして、図24のケースにおいては、単に誤判定・誤訂正を防ぐためには、常に更新位置情報を参照して訂正処理を禁止すれば良いが、PO符号列における訂正データ数が非常に多い場合には、次のPI符号列における訂正処理において未更新のデータについても訂正の可能性が出てくるので、敢えて更新位置情報を参照せずに通常通りに訂正処理を行うようにしているのである。

【0191】ここで、図25及び図26は、比較のために、図23及び図24と同様の状態において、誤り訂正装置にデータ破壊回路17及び本実施例における更新位置情報生成回路62を使用せず、且つ、図22のフローチャートにステップA16及びA17がない場合の処理形態の一例を示すものである。

【0192】図25においては、PO符号列の訂正処理における訂正列数が“3”であるから、次にPI符号列について訂正処理を行うと、領域Bについては、未更新であるため、既に前回において訂正処理済みであるデータが残っている状態、つまり元々誤りがなかった状態から各列につき3シンボルが訂正されているので、PI符号列においては誤り訂正が可能な範囲となる。従って、更に訂正されて元の未更新の状態にデータが戻り、誤り位置情報も“○”となるが、未更新データを復元しただけであるから誤判定となってしまう（図25（c）参照）。

【0193】また、図26においては、PO符号列の訂正処理における訂正列数が“8（ > 5 ）”であるから、次にPI符号列について訂正処理を行うと、領域Bについては未更新で元々誤りがなかった状態から各列につき8シンボルが訂正されているのでPI符号列における誤り訂正は不能な状態である。従って、この場合は、図24と同様の結果となる（図26（c）参照）。

【0194】以上のように第10実施例によれば、受信回路（受信手段）12における情報データの受信状態に何らかの乱れが生じてデータの受信が中断し、一時記憶部14上の書き込みが行われなかった領域に未更新のPI符号列のデータが残留しても、誤り訂正回路60は、更新位置情報生成回路62によって生成された更新位置情報に基づいて、情報データが更新されなかったPI符号列については訂正を行わないようにした。

【0195】従って、従来とは異なり、一時記憶部14

10

20

30

40

50

上にある送信済みとなったデータを破壊するデータ破壊回路 17 を設けずともデータの誤訂正や誤り位置情報の誤判定を防止することができるので、その分一時記憶部 14 に対するアクセス速度を高める必要がなくなり、誤り訂正回路 60 及び送信回路 16 の構成が容易となる。

【0196】また、第 10 実施例によれば、情報データが更新されなかった符号列が、データの受信順序と誤り訂正符号との配列が実質的に同一である P I 符号系列である場合にのみ訂正処理を行わないので、P O 符号系列については、誤り訂正符号に基づいて訂正が可能であれば訂正処理が行われるので、データの訂正可能性をより高めることができる。

【0197】更に、第 10 実施例によれば、P O 符号系列における訂正列数が、P I 符号系列における誤り訂正能力を上回っている場合は、更新位置情報を参照せずとも、通常の訂正処理において誤り訂正回路 60 による誤り訂正は行われず、その時点での誤訂正は防止される。また、P O 符号系列についての訂正データが非常に数多く行われており、P I 符号系列についての訂正処理が 2 回以上繰り返される場合には、P I 符号系列において更新されなかった符号列についても次回以降の訂正処理において訂正が行われる可能性があるため、未更新データの訂正可能性をより高めることができる。

【0198】加えて、第 10 実施例によれば、計測・判定回路 61 は、受信回路 12 を介して同期信号及びラッチパルス信号を得て、ラッチパルス信号数をカウントすることにより、2 フレーム (P I 符号列) につき 182 バイトのデータが受信されているか否かを判定し、その判定結果を更新位置情報生成回路 62 に出力するので、データの受信が正しく行われているか否かを確実に判定することができる。

【0199】図 27 は、本発明の第 11 実施例を示す誤り訂正回路 60 による訂正処理のフローチャートである。この第 11 実施例では、前半のステップ B1~B9 において先ず P O 符号系列に対する訂正処理を行った後、次に、後半のステップ B10~B18 において P I 符号系列に対する訂正処理を行う点が第 10 実施例と異なっている。積符号の場合、どちらの符号系列から訂正処理を行っても結果は同じである。従って、斯様に構成された第 11 実施例によっても、第 10 実施例と同様の効果を得ることができる。

【0200】図 28 は、本発明の第 12 実施例を示す誤り訂正回路 60 による訂正処理のフローチャートである。この第 12 実施例のフローチャートでは、第 10 実施例のフローチャート (図 22 参照) における「データは更新されているか?」の判断ステップ A1 がステップ A3 と A4 との間に移動されている点が異なっている。

【0201】即ち、第 12 実施例では、誤り訂正回路 60 は、最初に一時記憶部 14 のシンボルデータが更新さ

れているか否かを判断する以前に、一律にシンボルデータを読み出して P I 符号系列の訂正処理におけるシンドロームの計算を行う (ステップ A2, A3)。

【0202】その後ステップ A1 に移行して、シンボルデータが更新されているか否かを判断する。そして、ステップ A1 において更新位置情報を参照した結果、シンボルデータが更新されていると判断した場合はステップ A4 に移行する。また、ステップ A1 においてシンボルデータが更新されていない場合には、ステップ A7 に移行して誤り位置情報をセットする。

【0203】以上のような第 12 実施例によれば、誤り訂正回路 60 は、一時記憶部 14 に書き込まれたシンボルデータの P I 符号列の 1 つについて更新位置情報にかかわらず一律にシンドロームを計算した後に、更新位置情報生成回路 62 により生成された更新位置情報を参照し、シンボルデータが更新されていない場合には、その符号列については訂正の対象外として誤り位置情報をセットするので、データの誤訂正や誤判定を行うことがなく、第 10 実施例と同様の効果を得ることができる。

【0204】図 29 は、本発明の第 13 実施例を示す誤り訂正回路 60 による訂正処理のフローチャートである。この第 13 実施例のフローチャートでは、第 11 実施例のフローチャート (図 27 参照) における「データは更新されているか?」の判断ステップ B10 がステップ B12 と B13 との間に移動されている点が異なっている。

【0205】また、それに伴って、ステップ B8 及び B17 で「NO」と判断した場合は、何れもステップ B11 に移行するようになっている。以上のような第 13 実施例によっても、第 11 実施例と同様の効果を得ることができる。

【0206】図 30 は、本発明の第 14 実施例を示すものであり、第 10 実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。図 27 においては、図 20 に示す第 10 実施例の構成における計測・判定回路 61 が、同期検出間隔計測回路 (シンドローム判定手段) 63 に置き換えられている。その他の構成は、第 10 実施例と同様である。

【0207】同期検出間隔計測回路 63 による判定は、第 6 実施例における計測・判定回路 51 と異なっており、受信回路 12 によって 1 フレーム毎に受信される同期信号の受信間隔を PLL 回路が受信データより生成したクロック信号に基づいて測定し、前記受信間隔が 1488 チャネルビット毎になっている (DVD データの規格による) か否かにより、受信回路 12 によるデータの受信処理が正常であるか否かを判定するようになっている。以上のように構成された第 14 実施例においても、第 10 実施例と同様の効果が得られる。

【0208】本発明は上記し且つ図面に記載した実施例にのみ限定されるものではなく、次のような変形または

41

拡張が可能である。各実施例におけるアービタは、記憶手段と一体に構成しても良い。また、アービタの機能を、受信手段、誤り訂正手段、送信手段に分散させて、記憶手段に対するアクセス要求を相互に与えることによって前記アクセスの調停を行う構成としても良い。第10乃至第14実施例を、CDデータ再生装置について適用しても良い。第10実施例における図19のフローチャートにおいて、ステップA16及びA17を、ステップA13とA15との間に配置して、PO符号列の一系列について訂正処理を行う毎に、更新位置情報をクリアするための訂正列数に関する判断を行うようにしても良い。また、第11実施例における図24のフローチャートにおいても、ステップB8及びB9を、ステップB5とB7との間に配置しても良い。

【0209】ステップA16及びA17、ステップB8及びB9は、省略しても良い。第12実施例における図25のフローチャートにおいて、ステップA4で「NO」と判断した場合にステップA1に移行するように配置しても良い。この場合、ステップA5で「YES」と判断した場合に、同様の判断ステップA1'に移行するようにする。また、同様に、第13実施例における図26のフローチャートにおいても、ステップB10を、ステップB13で「NO」と判断した場合に移行するように配置しても良く、この場合、ステップB14で「YES」と判断した場合にも、同様の判断ステップB10'に移行するようにすれば良い。DVD、CDデータ再生装置に限ることなく、誤り訂正符号で構成されるデータを再生する装置であれば適用が可能である。誤り訂正符号は、積符号に限ることなく1系列のものであっても良い。

【0210】(第4の目的に対する実施例)図31乃至図35は、本発明のデータ再生装置を、CD、CD-ROM、DVD、DVD-ROM等の多種のディスク(情報記憶ディスク、記録媒体)のデータ再生が可能であるマルチディスク再生装置に適用した場合の第15実施例を示すものであり、図48の構成と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。

【0211】図48に示す構成においては、誤り訂正回路(誤り訂正手段)27及び送信回路(送信手段)28にはPLL回路22により受信データ列から生成されたクロック信号が供給されていたが、第15実施例における図28の構成においては、そのクロック信号に代えて、クロック生成回路(クロック信号供給手段)64からのクロック信号が供給されている。

【0212】図32は、クロック生成回路64の詳細な構成を示す機能ブロック図である。位相比較回路64aの入力端子には、基準クロック回路64bが出力する基準クロック信号及びプログラマブルカウンタ(周波数設定手段)64cを介してVCO64eの発振信号が夫々

42

与えられている。位相比較回路64aの出力信号は、ローパスフィルタ64dを介してVCO64eの制御入力端子に周波数制御電圧として与えられるようになっている。

【0213】そして、プログラマブルカウンタ64cには、マルチディスク再生装置のシステムを統括的に制御するシステムコントローラ(システム制御手段)32aよりVCO64eの発振信号の分周比を決定する周波数制御信号(即ち、プログラマブルカウンタ64cにセットするカウンタ値、設定値)が与えられることにより、VCO64eの発振信号が周波数可変のクロック信号として出力可能に構成されている。

【0214】この場合、基準クロック64bが出力する基準クロック信号の周波数を f_0 、プログラマブルカウンタ64cにセットするカウンタ値を n とすると、クロック生成回路64からのクロック信号の周波数 f は、 $f = n \cdot f_0$ となる。即ち、以上はPLL回路の一種である所謂周波数シンセサイザ(周波数制御手段)を構成しており、周波数 f は、周波数 f_0 の n 乗倍となるようにフィードバック制御される。その他の構成は、図48と同様である。尚、RF回路18、同期分離回路21、PLL回路22及び復号回路24は、受信手段を構成している。

【0215】次に、第15実施例の作用について図33乃至図35をも参照して説明する。先ず、一例としてDVDデータに採用されている誤り訂正符号について図33を参照して説明する。図33は、誤り訂正符号の1ブロック分の配列を示すものである。DVDのソースデータは、2Kバイトを単位として1セクタを構成しており、誤り訂正符号は、16セクタ毎に付加され、ソースデータ32Kバイトで1ブロックを構成している。

【0216】その1ブロックの誤り訂正符号は、パラメータ($m=8$, $n=182$, $k=172$, $d=11$)を有する内符号PIと、パラメータ($m=8$, $n=208$, $k=192$, $d=17$)を有する外符号POとの2つの符号系列からなるリードソロモン積符号で構成されている。

【0217】ここで、各パラメータは、以下の内容を示すものである。

m : 1シンボルの符号長

n : 1つの符号列のシンボル数

k : 1つの符号列のシンボル数の内、パリティ以外のシンボル数

d : 符号間の最小距離

即ち、図33において列方向に配置されている内符号PI($d_{0,0}$, $d_{0,1}$, $d_{0,2}$, ..., $d_{0,181}$, ...)は、符号長が8ビットであるシンボルが182個配置された符号系列であり、その182シンボル(バイト)の内、メインデータは172シンボル、これらのメインデータより生成されたパリティは10シンボルである。また、

図33において行方向に配置されている外符号PO (d0,0, d1,0, d2,0, ..., d207,0, ...) は、符号長8ビットのシンボルが208個配置された符号系列であり、その内、メインデータは192シンボル、パリティは16シンボルである。パリティを除くメインデータは、 $172 \times 192 = 32.25$ (Kバイト) であり、ソースデータ以外の0.25Kバイトは、セクタIDやそのパリティであるEDC, 及びリザーブなどである。

【0218】以上のように構成されている誤り訂正符号の訂正能力は、自分の符号系列におけるシンドロームの計算結果によって、内符号PIについては5シンボルまで、外符号POについては8シンボルまで誤り訂正が可能である。また、他方の符号系列におけるシンドロームの計算結果から得られる誤り検出位置情報をイレージャポイントとして利用することにより、内符号PIについては10シンボルまで、外符号POについては16シンボルまで消失訂正を行うことができる。

【0219】また、実際のデータの受信順序は、d0,0, d0,1, d0,2, ..., d0,181, d1,0, d1,1, d1,2, ..., d207,180, d207,181 となっており、内符号PIについては、実際のデータの受信順序と誤り訂正符号の符号系列とが同一となっている。

【0220】図34は、一時記憶部26内部における記憶領域の使用状態 (DVDの場合) を概念的に示すものである。一時記憶部26内部の記憶領域は、3つの領域A, B, Cに分割されており、各領域A, B, Cの容量は、誤り訂正符号の1ブロック分の容量に等しい。そして、図35に示すように、例えば、領域Aが受信処理におけるデータの書き込み対象となっている時は、その1つ前のフェイズで領域Cに書き込まれた受信データが訂正処理の対象になると共に、その1つ前のフェイズで訂正処理された領域Bのデータが送信処理の対象となっている。

【0221】その次のフェイズでは、領域Bが受信処理、領域Aが訂正処理、領域Cが送信処理の対象となり、各領域が循環しながら3つの処理の対象として切り替わるようになっている。

【0222】この場合、復号回路24は誤り訂正回路27及び送信回路28に対して、1ブロック分のデータについて受信処理が終了したことを示すステータス信号を出力するようになっており、各回路は、そのステータス信号が与えられたことを確認してから、新たな1ブロックの領域に対して各処理を行うようになっている。

【0223】そして、システムコントローラ32aは、ディスクが図示しない収納部にセットされると、そのディスクの種類を判別して、判別したディスクの種類に応じて再生速度の上限、即ち、クロック生成回路64のプログラマブルカウンタ64cにセットすべきカウンタ値を決定してセットする。

【0224】例えば、DVD-ROMやCD-ROM等

のように、できる限り高速にデータ再生することが重要 (例えば、4倍速、8倍速など) であるディスクを再生する場合は再生速度の上限を高く設定し、MPEGデータを記憶したDVDやリアルオーディオを記録したCD等のように、規格で定められた所定速度以上の高速再生を行う必要がないディスクを再生する場合は、夫々必要な再生速度に応じて上限を相対的に低く設定する。

【0225】そして、図35に示すように、誤り訂正回路27及び送信回路28が1ブロック分のデータを処理する時間は、クロック生成回路64より与えられるクロック信号の周波数に基づき常に一定である。復号回路24による受信データの書き込み時間が長い場合には、誤り訂正回路27及び送信回路28が次の1ブロックに対する処理の開始を待機している時間が長くなり、復号回路24による受信データの書き込み時間が短い場合には、誤り訂正回路27及び送信回路28が次の処理の開始を待機している時間が短くなる。即ち、再生速度の上限は、クロック生成回路64より与えられるクロック信号の周波数によって規定される。

【0226】以上のように、第15実施例によれば、誤り訂正回路27及び送信回路28に対して、システム基準クロック回路31及びPLL回路22とは独立に構成されたクロック生成回路64からのクロック信号を供給するようにした。

【0227】従って、従来とは異なり、誤り訂正回路27及び送信回路28は、システム基準クロック信号の周波数を訂正処理側及び送信処理側に合わせて高く設定する必要がなく、消費電力や不要輻射を抑制することができる。また、受信データ列からPLL回路22によって生成される安定性が低いクロック信号に依存することなく誤り訂正回路27及び送信回路28を動作させることができるので、誤動作の発生を防止することができる。

【0228】また、第15実施例によれば、クロック生成回路64を、システム基準クロック回路31とは別個の基準クロック回路64aが出力する基準クロック信号と、プログラマブルカウンタ64cに設定されるカウント値に基づいて動作する周波数シンセサイザとして構成し、システムコントローラ32aは、再生するディスクの種類に応じてプログラマブルカウンタ64cにカウント値を設定することにより、データ再生速度の上限値を変化させるようにした。

【0229】従って、クロック生成回路64は、位相比較回路64bにおいて検出した自身の出力クロック信号の周波数が、システムコントローラ32aによりプログラマブルカウンタ64cにセットされたカウント値に応じた値に近づくようにフィードバック制御するので、用途により異なるディスクの種類に応じてデータ再生速度の上限値を適正に設定することができる。

【0230】図36は本発明の第16実施例を示すものであり、第15実施例と同一部分には同一符号を付して

説明を省略し、以下異なる部分についてのみ説明する。電氣的構成を示す図 36 においては、図 31 に示すシステムコントローラ 32a が、システムコントローラ（システム制御手段）32b に置き換わっている。そのシステムコントローラ 32b は、復号回路 24 によって復号された受信データを得ようになっている。その他の構成は、第 15 実施例と同様である。

【0231】次に、第 16 実施例の作用について説明する。例えば、ユーザによって、CD、DVD などにおいてはディスクに記憶されているオーディオ、ビデオデータトラックの頭出しを指示する入力操作や、CD-ROM、DVD-ROM などにおいては各種データの検索を指示する入力操作が行われると、システムコントローラ 32b は、サーボ回路 23 に制御信号を与えて、ピックアップ（データ読取り手段）20 のディスク 19 上のトラッキング位置を急激に変化させる。

【0232】ピックアップ 20 のトラッキング位置が急激に変化すると、前述のように CLV 方式の採用によって、データの受信速度も急激に変化する。即ち、モータ 30 の回転速度の変化が追従できないことに起因して、データの受信速度は、ディスクの内周側への変化では相対的に速くなり、ディスクの外周側への変化では相対的に遅くなる。この時、システムコントローラ 32b は、復号回路 24 によって復号された受信データから、ディスク 19 のデータに含まれているサブコーディングデータ（現在にディスクのどの位置にあるデータを読み出しているかを示す情報が含まれているデータ）を得る。

【0233】そして、システムコントローラ 32b は、サブコーディングデータが示すトラッキング位置に応じて、クロック生成回路 64 のプログラマブルカウンタ 64c にカウンタ値をセットする。即ち、システムコントローラ 32b は、ディスク 19 の再生中において、クロック生成回路 64 が出力するクロック信号の周波数をダイナミックに変化させる。

【0234】以上のように第 16 実施例によれば、システムコントローラ 32b は、ディスク 19 から情報データを読み取るピックアップ 20 のトラッキング位置に応じて、クロック生成回路 64 が出力するクロック信号の周波数を変化させるので、トラッキング位置に応じて異なる情報データの受信処理速度に合わせて、誤り訂正回路 27 及び送信回路 28 が行う訂正処理及び送信処理の速度を変化させ、最適な速度制御を行うことができる。

【0235】図 37 は本発明の第 17 実施例を示すものであり、第 15 実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。クロック生成回路（クロック信号供給手段、周波数制御手段）64' の電氣的構成を示す図 37 においては、図 32 に示すクロック生成回路 64' の位相比較回路 64b には、基準クロック回路 64a に代えて、システム基準クロック回路 31 のシステムクロック信号が、m 進カ

ウンタ 65 を介して m 分周されたものが与えられるようになっている。その他の構成は第 15 実施例と同様である。

【0236】そして、クロック生成回路 64' から出力されるクロック信号の周波数 f は、システム基準クロック回路 31 が出力するシステムクロック信号の周波数を f_s とすると、 $f = (n/m) \cdot f_s$ となる。

【0237】以上のように構成された第 17 実施例によれば、クロック生成回路 64' の位相比較回路 64b は、自身が出力するクロック信号を n 分周したものと、システム基準クロック回路 31 のシステムクロック信号を m 分周したものとを比較して出力クロック信号の周波数を決定するように制御するので、システムクロック信号の周波数を訂正処理及び送信処理側の処理速度に合わせて高く設定する必要がなく、第 15 実施例と同様の効果が得られる。

【0238】図 38 は本発明の第 18 実施例を示すものであり、第 15 実施例と同一部分には同一符号を付して説明を省略し、以下異なる部分についてのみ説明する。図 38 は、クロック生成回路（クロック信号供給手段）66 の電氣的構成を示すものである。クロック生成回路 66 は、VCO（電圧制御発振器）66a と、制御用電源 V_{cc} とアースとの間を接続する可変抵抗（周波数設定手段）66b 及び抵抗 66c の直列回路とで構成されている。

【0239】そして、VCO 66a の電圧制御端子は、可変抵抗 66b 及び抵抗 66c の共通接続点に接続されており、VCO 66a の出力端子からは、誤り訂正回路 27 及び送信回路 28 に供給するクロック信号が出力されるようになっている。その他の構成は第 15 実施例と同様である。

【0240】次に、第 18 実施例の作用について説明する。第 18 実施例におけるデータ再生装置は、再生するディスク 19 の種類が固定的であり（シングルディスクプレーヤ）、従って再生速度の上限が予め決まっている。この場合には、例えば、再生装置の製造段階などにおいて、クロック生成回路 66 の可変抵抗 66b の抵抗値（設定値）を手動で設定することにより、VCO 66a の電圧制御端子に与える制御用電源 V_{cc} の分圧電位を調整する。

【0241】すると、VCO 66a は、電圧制御端子に与えられた電位に応じて出力信号の周波数を変化させるので、各再生装置毎に予め決まっている再生対象のディスク 19 の種類に応じて、誤り訂正回路 27 及び送信回路 28 に供給するクロック信号の周波数を所望の値に設定することが可能である。

【0242】以上のように第 18 実施例によれば、クロック生成回路 66 から出力されるクロック信号の周波数を、可変抵抗 66b の抵抗値を手動で設定することにより変化させるようにしたので、再生するディスク 19 の

47

種類が1種類であり、再生速度の上限を固定的に設定できる場合には、クロック生成回路66を簡単に構成することができる。

【0243】本発明は上記し且つ図面に記載した実施例にのみ限定されるものではなく、次のような変形または拡張が可能である。各実施例におけるアービタは、記憶手段と一体に構成しても良い。また、アービタの機能を、受信手段、誤り訂正手段、送信手段に分散させて、記憶手段に対するアクセス要求を相互に与えることによって前記アクセスの調停を行う構成としても良い。第15実施例の構成と第16実施例の構成とを組み合わせ、システム制御手段は、ディスクの種類に応じて再生速度の上限を設定すると共に、ディスクの再生中にも、ピックアップのトラッキング位置に応じて再生速度の上限をダイナミックに設定するようにして良い。第15乃至第17実施例における位相比較回路64aに代えて、周波数比較回路を用いても良い。

【0244】第15乃至第17実施例のクロック生成回路の構成において、プログラマブルカウンタ64cにシステムコントローラ32、32aまたは32bがカウンタ値を設定するものに代えて、例えば、プログラマブルカウンタ64cにカウンタ値を設定するためのディップスイッチ（周波数設定手段）などを設けて、第18実施例のようにシングルディスクプレーヤに適用した場合には、そのディップスイッチを手動で設定することによって再生速度の上限値を設定するようにしても良い。

【0245】第17実施例において、m進カウンタ65もプログラマブルカウンタで構成しても良い。斯様に構成すれば、システム基準クロック回路31のシステムクロック信号の周波数fは、カウンタ値mに応じて $f = (n/m) \cdot fs$ の式で変化するので、例えば、第15実施例の場合に比較して、周波数fをより多様に変化させることができる。

【0246】第18実施例は、シングルディスクプレーヤの場合に適用したが、マルチディスクプレーヤの場合であっても、例えば、複数のディスク19の内再生速度の最も高いものに合わせてクロック生成回路66の周波数を設定しておき、図50に示す速度比較回路35を設けることにより、再生速度の低いディスクに対しては、送信回路28からのデータ送信間隔を拡げることによって対応させるようにしても良い。

【0247】また、例えば、第15実施例の構成に速度比較回路35を設けることにより、システムコントローラ32aが、初期処理において再生速度の最も高いものに合わせてクロック生成回路64の周波数を設定し、その後は、速度比較回路35によって上記と同様にデータ送信間隔を調整するようにしても良い。第15乃至第18実施例は、CDやDVD等のディスク19に限ることなく、誤り訂正符号で構成されたデータが記憶された記録媒体であればハードディスクやフロッピーディスク、磁

48

気テープなどを再生する装置に適用しても良い。その場合、データ読取り手段としては、磁気ヘッドを用いれば良い。CLV方式に限ることなく、ZCLV、ZCAV方式のデータ再生装置に適用しても良い。誤り訂正符号は、積符号に限ることなく1系列のものであっても良い。

【0248】

【発明の効果】本発明は以上説明した通りであるので、以下の効果を奏する。請求項1記載の誤り訂正装置によれば、記憶手段を、情報データの少なくとも1ブロック分の容量を有する格納領域を2つ備えた構成とし、それら2つの格納領域の各々が受信データ格納領域と訂正データ格納領域とに交互に切り換えられながら、送信手段は、記憶手段に書き込まれた訂正処理後の情報データを順次読み出して送信し、受信手段は、送信手段が情報データを読み出した後の番地に受した情報データを書き込むので、従来とは異なり、記憶手段に送信データ領域を独立した領域として設ける必要がなく、記憶手段の容量を従来の2/3まで削減することができる。しかも、受信手段は、送信手段が情報データを読み出すことにより、既に無用となったデータの領域に受信した情報データを順次上書きするので、受信手段の処理速度に対して誤り訂正手段及び送信手段の処理速度を著しく向上させる必要もない。

【0249】請求項2記載の誤り訂正装置によれば、誤り訂正手段の処理速度を受信データの処理速度よりも僅かに高めることによって、送信手段が記憶手段から情報データを読み出す番地を、受信手段が受信データを書き込む番地よりも先行させることができるので、受信手段は、訂正データ格納領域から受信データ格納領域に切り替わった領域に、直ぐに受信データを書き込むことができる。

【0250】請求項3記載の誤り訂正装置によれば、送信手段が記憶手段の前回訂正データ格納領域であった格納領域から訂正処理後の情報データを読み出す速度を、受信手段が受信した情報データを記憶手段に書き込む最高速度よりも速くなるように設定したので、受信手段が記憶手段に書き込みを行う番地が、送信手段が記憶手段からデータを読み出す番地に追いつくことを確実に防止できる。

【0251】請求項4記載の誤り訂正装置によれば、速度制御手段は、受信手段が受信した情報データを記憶手段に書き込む速度に基づいて、送信手段の情報データ読み出し速度を制御するので、実際の受信手段の書き込む速度に応じて、送信手段の読み出し速度が常に適正となるように制御することができる。

【0252】請求項5記載の誤り訂正装置によれば、例えば、何等かの原因によって受信手段の書き込み番地が送信手段の読出し番地に近付いて両番地の間隔が所定値を下回ると、書き込み中止手段は、受信手段による受信

データの書き込みを中止させるので、記憶手段上の未送信データが破壊されるのを未然に防止することができる。

【0253】請求項6記載の誤り訂正装置によれば、受信手段の書き込み番地が送信手段の読出し番地に等しくなるか或いは先行した場合は、データ破壊判定手段が前記データが破壊されたと判断することにより、送信手段以降に存在する外部の処理系は、その判定結果に基づいて、破壊されたデータの取扱いを適正に行うことができる。

【0254】請求項7乃至9記載の誤り訂正装置によれば、シンドローム計算手段は、受信手段が受信した情報データを直接得て誤り訂正符号から情報データのシンドロームを予め計算するので、誤り訂正手段は、情報データの訂正処理を最初に行う段階から、シンドロームの計算結果に基づいて消失訂正を行うことが可能となる。また、シンドローム判定手段(請求項7)は、具体的には、シンドローム計算手段が受信手段から得てシンドローム計算に用いた情報データのシンボル数を計測し(請求項8)、または、受信手段が受信した情報データに含まれている同期信号を検出し(請求項9)、前記シンボル数が所定値に一致しない場合(請求項8)または同期信号の検出間隔が所定範囲内にない場合(請求項9)は、シンドローム計算手段により計算されたシンドロームを無効と判定して無効判定信号を出力するので、誤り訂正手段は、例えば、無効判定信号を参照することにより計算されたシンドロームの有効性を判定することができ、誤訂正や誤判定を防止することができる。

【0255】請求項10記載の誤り訂正装置によれば、シンドローム出力切替え手段は、シンドローム判定手段が無効判定信号を出力した場合は、訂正不能なシンドロームを誤り訂正手段に出力し、それ以外の場合には、シンドローム計算手段によって計算されたシンドロームを誤り訂正手段に出力するので、誤り訂正手段は、シンドローム出力切替え手段を介して出力されるシンドロームに基づいて誤り訂正を行うことにより、誤訂正を防止することができる。

【0256】請求項11記載の誤り訂正装置によれば、誤り訂正手段は、シンドローム判定手段が無効判定信号を出力した場合には、無効と判定されたシンドロームに対応する情報データの誤り訂正符号の符号列については訂正を行わないので、不適当なシンドロームに基づいて誤り訂正手段が誤訂正を行うことを防止できる。

【0257】請求項12記載の誤り訂正装置によれば、例えば、受信手段における情報データの受信状態に乱れが生じてデータの受信が中断した場合、記憶手段上の書き込みが行われなかった領域に未更新の符号列が残留しても、誤り訂正手段は、更新位置情報生成手段によって生成された更新位置情報に基づいて、情報データが更新されなかった誤り訂正符号の符号列については訂正処理

を行わないので、従来とは異なり、記憶手段上にある送信済みとなったデータを破壊するための手段を設けずとも、誤り訂正手段が未更新状態のデータについて誤訂正や或いは誤り位置情報の誤判定を行うことを防止でき、記憶手段との間におけるデータ転送レートを高める必要がなくなり、誤り訂正手段及び送信手段の構成が容易となる。

【0258】請求項13記載の誤り訂正装置によれば、誤り訂正手段は、情報データが更新されなかった誤り訂正符号の符号列について、そのデータの受信順序と誤り訂正符号の配列とが実質的に同一である場合に、前記符号列についての訂正処理を行わないようにしたので、誤り訂正符号が例えば積符号などである場合は、他の符号系列については、誤り訂正符号に基づいて訂正が可能であれば訂正が行われるので、データの訂正可能性をより高めることができる。

【0259】請求項14記載の誤り訂正装置によれば、誤り訂正手段は、訂正処理中において、更新位置情報生成手段によって生成された更新位置情報を参照することにより、情報データが更新されなかった誤り訂正符号の符号列については訂正処理の対象外とする判断を行うので、請求項13と同様に、未更新状態にあるデータについて誤訂正や誤り位置情報の誤判定を行うことがない。

【0260】請求項15記載の誤り訂正装置によれば、誤り訂正手段は、情報データが更新されなかった誤り訂正符号の符号列について、そのデータの受信順序と誤り訂正符号の配列とが実質的に同一である場合に、前記符号列については訂正の対象外とする判断を行うようにしたので、請求項13と同様の効果が得られる。

【0261】請求項16記載の誤り訂正装置によれば、誤り訂正手段は、情報データが複数の誤り訂正符号系列で構成されている場合に、その内特定の符号系列について訂正処理を実行した列数が、他の符号系列における訂正可能誤り数を上回った時は、当該他の内何れかの符号系列における情報データが更新されなかった誤り訂正符号の符号列について訂正を行うので、他の内何れかの誤り訂正符号系列においては、訂正可能誤り数を上回ったことにより訂正は行われず、その時点での誤訂正は防止される。そして、例えば、特定の誤り訂正符号系列の符号列についてデータの訂正が非常に数多く行われており、且つ、各誤り訂正符号系列についての訂正処理が複数回繰り返される場合には、未更新データの訂正可能性をより高めることができる。

【0262】請求項17または18記載の誤り訂正装置によれば、判定手段は、受信手段が受信した情報データのシンボル数を計測し、その計測されたシンボル数に基づいて(請求項17)、また、受信手段が受信した情報データに含まれている同期信号を検出し、その同期信号の検出間隔に基づいて(請求項18)、誤り訂正に必要なシンボル数の情報データが記憶手段に書き込まれたか

否かを判定するので、情報データのシンボル数または同期信号の検出間隔によって判定を確実に行うことができる。

【0263】請求項19記載のデータ再生装置によれば、誤り訂正手段及び送信手段は、クロック信号供給手段が出力するクロック信号の周波数設定によって、誤り訂正手段及び送信手段が行う訂正処理及び送信処理を受信手段が行う受信処理よりも高速に行うことが可能となる。従って、従来とは異なり、システム基準クロック信号の周波数を高く設定して誤り訂正手段及び送信手段に供給したり、或いは、これらに例えば受信データ列からPLL回路によって生成されたクロック信号を供給する必要がないので、消費電力や不要輻射を増加させることができなく、また、誤動作の発生を防止することができる。

【0264】請求項20記載のデータ再生装置によれば、クロック信号供給手段に、クロック信号の周波数を設定するための周波数設定手段を備えたので、周波数設定手段に設定した値に応じて、クロック信号供給手段から出力されるクロック信号の周波数を変化させることができる。

【0265】請求項21記載のデータ再生装置によれば、クロック信号供給手段に、自身が出力するクロック信号の周波数を検出し、その検出した周波数が周波数設定手段により設定された設定値に近づくように前記クロック信号の周波数をフィードバック制御する周波数制御手段を備えたので、例えば、設定値を受信手段側の受信処理速度に応じて設定することにより、誤り訂正手段及び送信手段が行う訂正処理及び送信処理の速度が適正となるように制御することができる。

【0266】請求項22または23記載のデータ再生装置によれば、周波数制御手段は、クロック信号供給手段が出力するクロック信号の周波数を、システム基準クロック信号（請求項22）またはシステム基準クロック信号とは異なる独立のクロック信号（請求項23）の周波数との比較によって検出し、その検出に基づいて、誤り訂正手段及び送信手段に供給するクロック信号の周波数を設定することができる。

【0267】請求項24記載のデータ再生装置によれば、周波数設定手段を、設定値を手動で設定可能としたので、例えば、データ再生の対象たる記録媒体がの種類が1種類のみであり、再生系の再生速度の上限を固定的に設定できる場合には、予め周波数設定手段により設定値を手動で設定して、誤り訂正手段及び送信手段が行う訂正処理及び送信処理の速度が適正となるように調整することができる。

【0268】請求項25記載のデータ再生装置によれば、周波数制御手段に設定される設定値を、システムを統括的に制御するシステム制御手段によって設定するので、誤り訂正手段及び送信手段に供給するクロック信号の周波数を、例えば外部の操作系より与えられるデータ

再生速度指令値や、再生する記憶媒体の種類等に応じて設定することができる。

【0269】請求項26記載のデータ再生装置によれば、システム制御手段は、再生する情報記憶ディスクの種類に応じて周波数設定手段に設定値を設定し、データ再生速度の上限値を変化させるので、周波数制御手段は、用途により異なる情報記憶ディスクの種類に応じてデータ再生速度の上限値を変化させ、前記上限値を適正に設定することができる。

10 【0270】請求項27記載のデータ再生装置によれば、システム制御手段は、情報記憶ディスクから情報データを読み取るデータ読み取り手段の位置に応じてクロック信号供給手段から供給されるクロック信号の周波数を変化させるので、例えば、情報記憶ディスクの径方向におけるトラッキング位置に応じてクロック信号の周波数を変化させ、前記径方向により異なる情報データの受信処理速度に合わせて、誤り訂正手段及び送信手段が行う訂正処理及び送信処理の速度を変化させることができる。

20 【図面の簡単な説明】

【図1】本発明をDVDデータ再生装置に適用した場合の第1実施例を示す電氣的構成の機能ブロック図

【図2】一時記憶部の格納領域を示す図

【図3】一時記憶部の2つの格納領域A及びBに対して、受信処理、訂正処理及び送信処理を行う場合に各領域を切り換えて使用する状態を示すタイムチャート

【図4】図3中、時点aにおいて一時記憶部の各領域に行われる処理の状態を示す図

【図5】図3中、時点bにおける図4相当図

30 【図6】図3中、時点cにおける図4相当図

【図7】本発明の第2実施例を示す図1相当図

【図8】図2相当図

【図9】受信データの転送速度と送信データの転送速度との関係を示す図

【図10】本発明の第3実施例を示す図1相当図

【図11】本発明の第4実施例を示す図1相当図

【図12】本発明の第5実施例を示す図1相当図

【図13】本発明をDVDデータ再生装置に適用した場合の第6実施例を示す電氣的構成の機能ブロック図

40 【図14】DVDに採用されている誤り訂正符号のデータフォーマットを示す図

【図15】誤り訂正回路の訂正処理内容を示すフローチャート

【図16】本発明をCDデータ再生装置に適用した場合の第7実施例を示す図13相当図

【図17】図15相当図

【図18】本発明の第8実施例を示す図16相当図

【図19】本発明の第9実施例を示す図13相当図

50 【図20】本発明をDVDデータ再生装置に適用した場合の第10実施例を示す電氣的構成の機能ブロック図

53

【図21】DVDに採用されている誤り訂正符号のデータフォーマットを示す図

【図22】誤り訂正回路の訂正処理内容を示すフローチャート

【図23】第10実施例における訂正処理の一例を示す図(その1)

【図24】第10実施例における訂正処理の一例を示す図(その2)

【図25】従来の訂正処理方式においてデータ破壊回路を使用しなかった場合の訂正処理の一例を示す図(その1)

【図26】従来の訂正処理方式においてデータ破壊回路を使用しなかった場合の訂正処理の一例を示す図(その2)

【図27】本発明の第11実施例を示す図22相当図

【図28】本発明の第12実施例を示す図22相当図

【図29】本発明の第13実施例を示す図22相当図

【図30】本発明の第14実施例を示す図20相当図

【図31】本発明をマルチディスクプレーヤに適用した場合の第15実施例を示す電気的構成の機能ブロック図

【図32】クロック生成回路の詳細な電気的構成を示す図

【図33】DVDに採用されている誤り訂正符号のデータフォーマットを示す図

【図34】一時記憶部の各領域の使用状態を概念的に示す図

【図35】一時記憶部の各領域の使用状態を示すタイムチャート

【図36】本発明の第16実施例を示す図31相当図

【図37】本発明の第17実施例を示す図32相当図

【図38】本発明の第18実施例を示す図32相当図

【図39】従来技術を示す図1相当図

【図40】図2相当図

【図41】図3相当図(その1)

【図42】図3相当図(その2)

【図43】図13相当図

【図44】図20相当図

【図45】受信、訂正及び送信の各処理の流れを示すフローチャート

【図46】図31相当図(その1)

【図47】CLV方式において、ピックアップがディス

54

ク上のトラッキング位置を急激に変化させた場合におけるデータ再生速度の変化を示す図

【図48】図31相当図(その2)

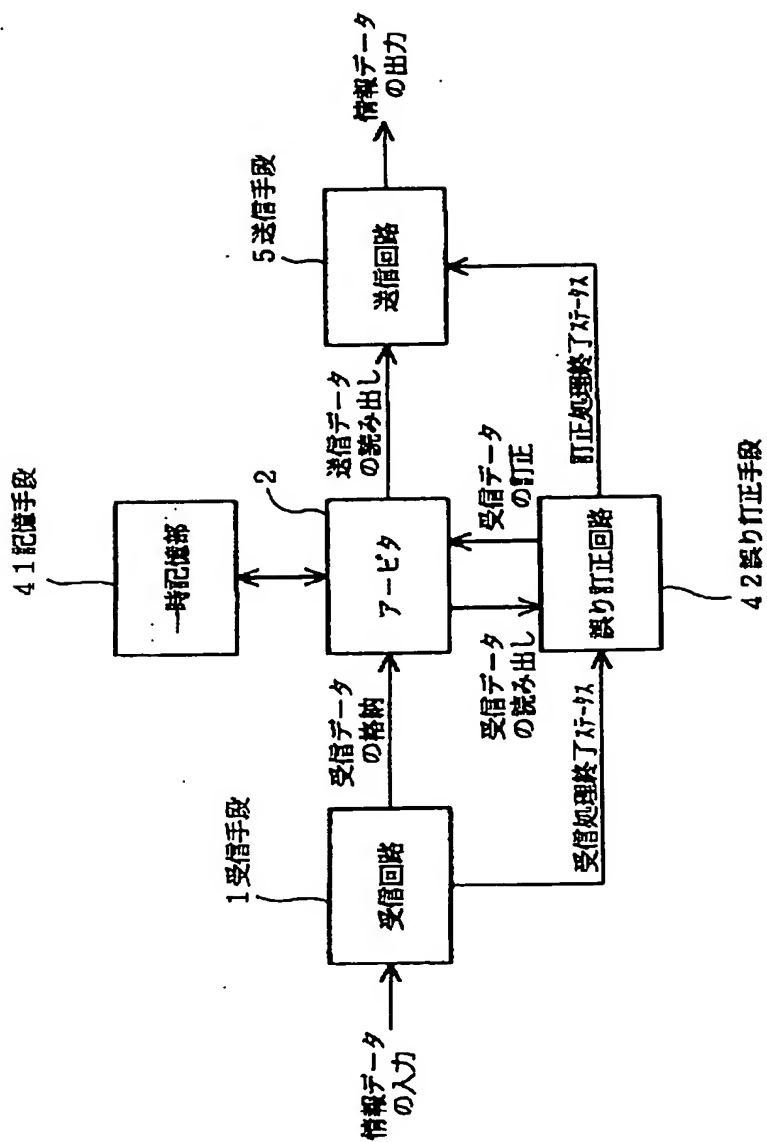
【図49】図31相当図(その3)

【図50】図31相当図(その4)

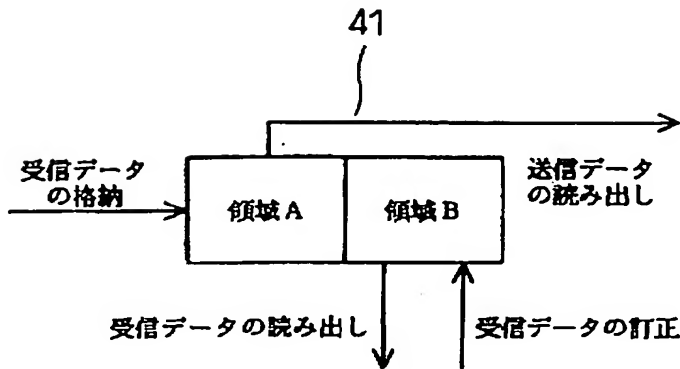
【符号の説明】

1及び1'は受信回路(受信手段)、5は送信回路(送信手段)、6は受信回路(受信手段)、8は一時記憶部(記憶手段)、10は送信回路(送信手段)、12は受信回路(受信手段)、14は一時記憶部(記憶手段)、16は送信回路(送信手段)、18はRF回路(受信手段)、19はディスク(情報記憶ディスク、記録媒体)、20はピックアップ(データ読取り手段)、21は同期分離回路(受信手段)、22はPLL回路(受信手段)、24は復号回路(受信手段)、26は一時記憶部(記憶手段)、27は誤り訂正回路(誤り訂正手段)、28は送信回路(送信手段)、31はシステム基準クロック回路、32a及び32bはシステムコントローラ(システム制御手段)、41は一時記憶部(記憶手段)、42は誤り訂正回路(誤り訂正手段)、43及び44は送信回路(送信手段)、45は速度比較回路(読み出し速度制御手段)、46は受信回路(受信手段)、47は番地比較回路(書き込み中止手段)、49は番地比較回路(データ破壊判定手段)、51は計測・判定回路(シンδροーム判定手段)、52は誤り訂正回路(誤り訂正手段)、53はPIシンδροーム計算回路(シンδροーム計算手段)、54は受信回路(受信手段)、55は計測・判定回路(シンδροーム判定手段)、56は切換回路(シンδροーム出力切換手段)、57はC1シンδροーム計算回路(シンδροーム計算手段)、58及び58'は誤り訂正回路(誤り訂正手段)、59は判定回路(シンδροーム判定手段)、60は誤り訂正回路(誤り訂正手段)、61は計測・判定回路(判定手段)、62は更新位置情報生成回路(更新位置情報生成手段)、63は同期検出間隔計測回路(判定手段)、64及び64'はクロック生成回路(クロック信号供給手段、周波数制御手段)、64aは位相比較回路、64bは基準クロック回路、64cはプログラマブルカウンタ(周波数設定手段)、66はクロック生成回路(クロック信号供給手段)、66bは可変抵抗(周波数設定手段)を示す。

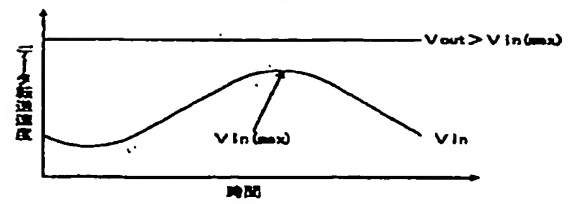
【図 1】



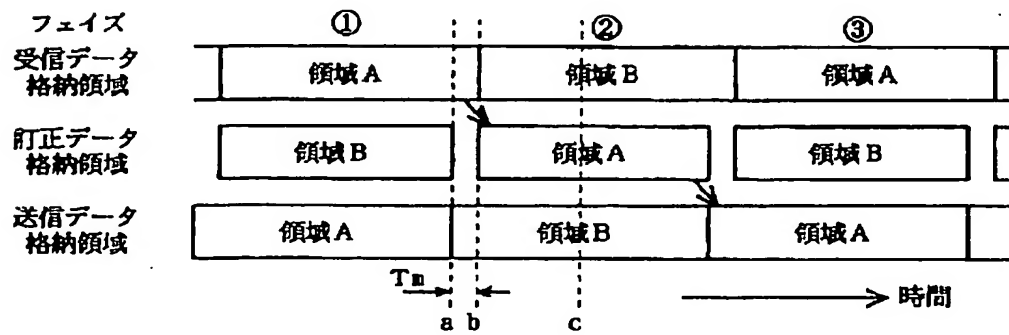
【図 2】



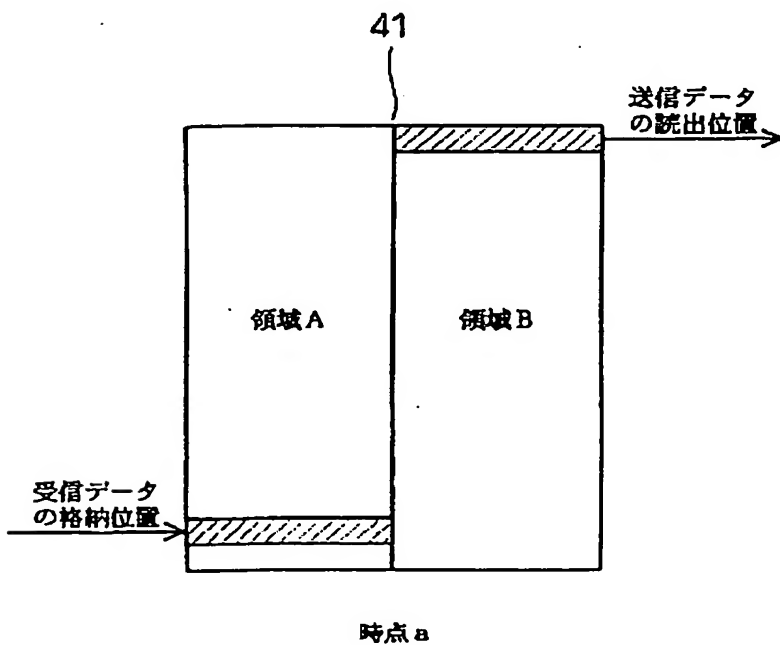
【図 9】



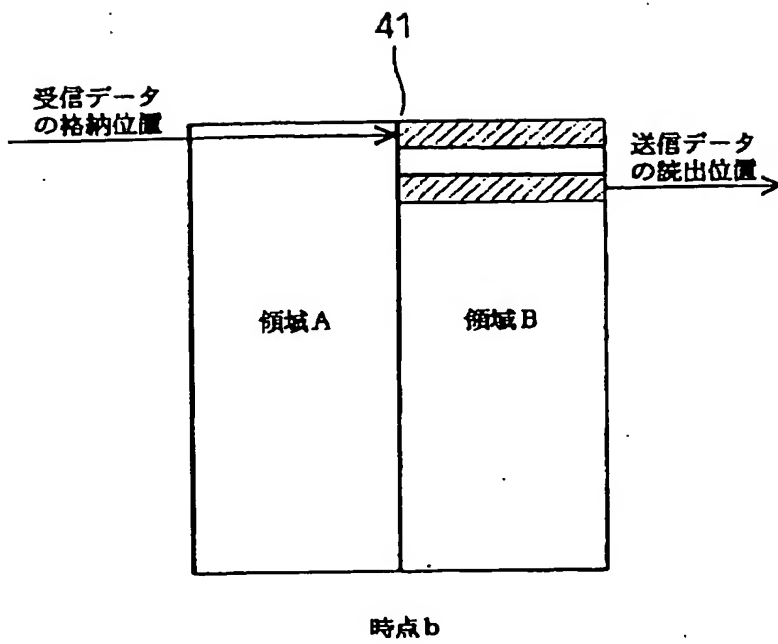
【図 3】



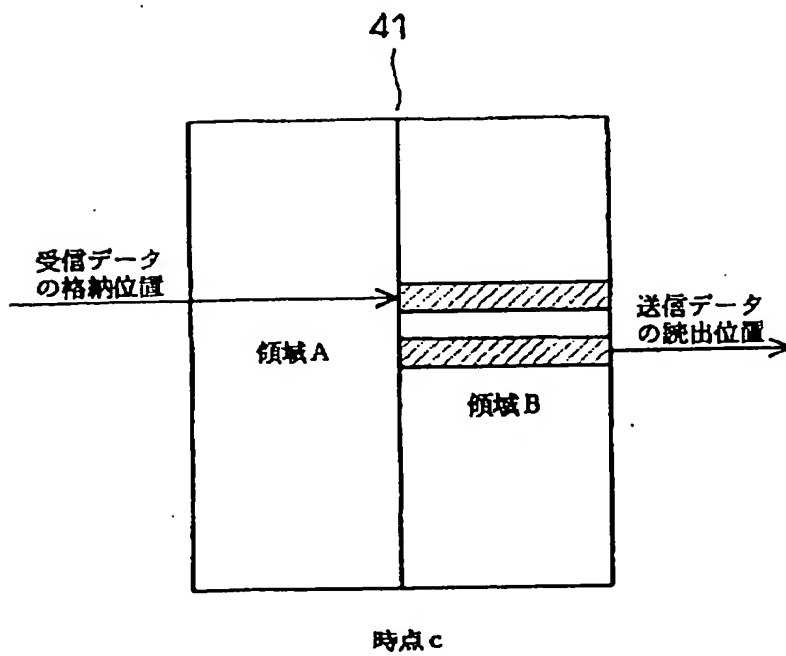
【図 4】



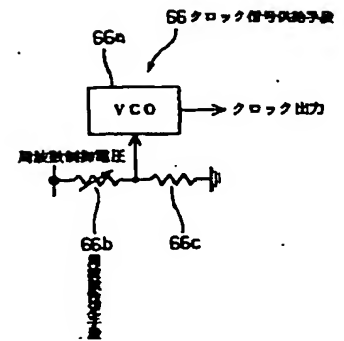
【図 5】



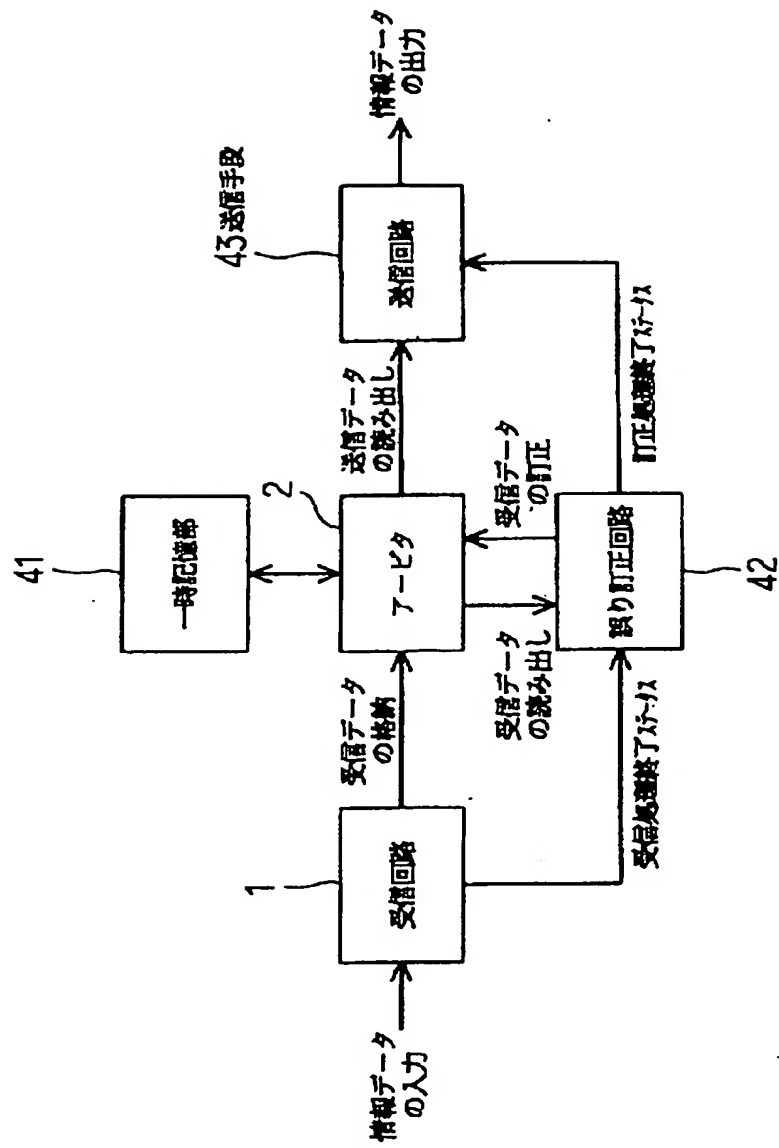
【図 6】



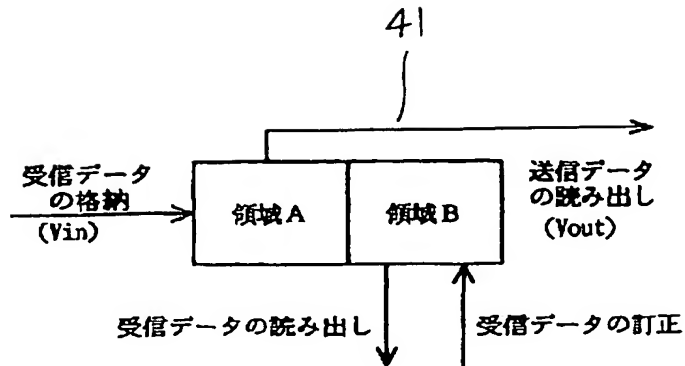
【図 38】



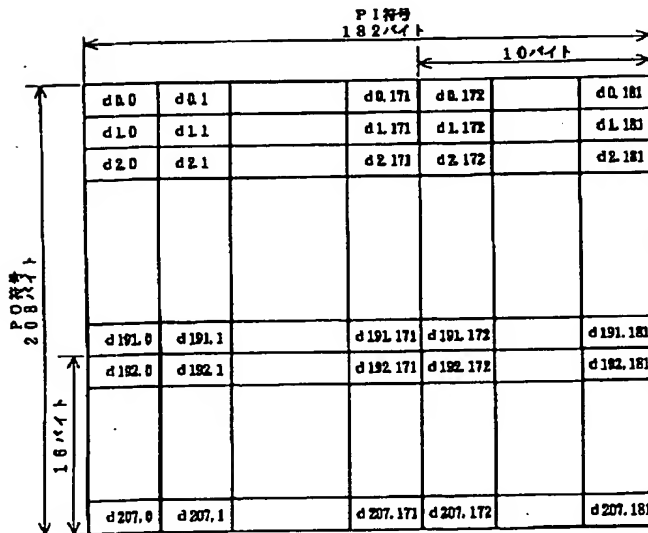
【図 7】



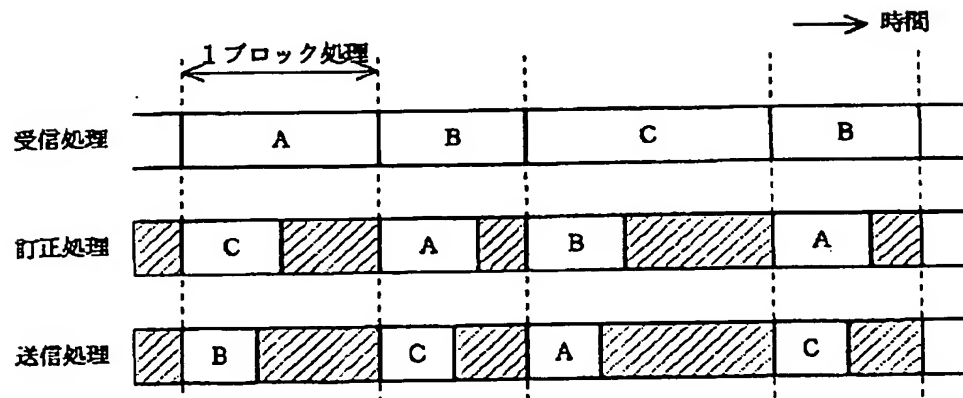
【図 8】



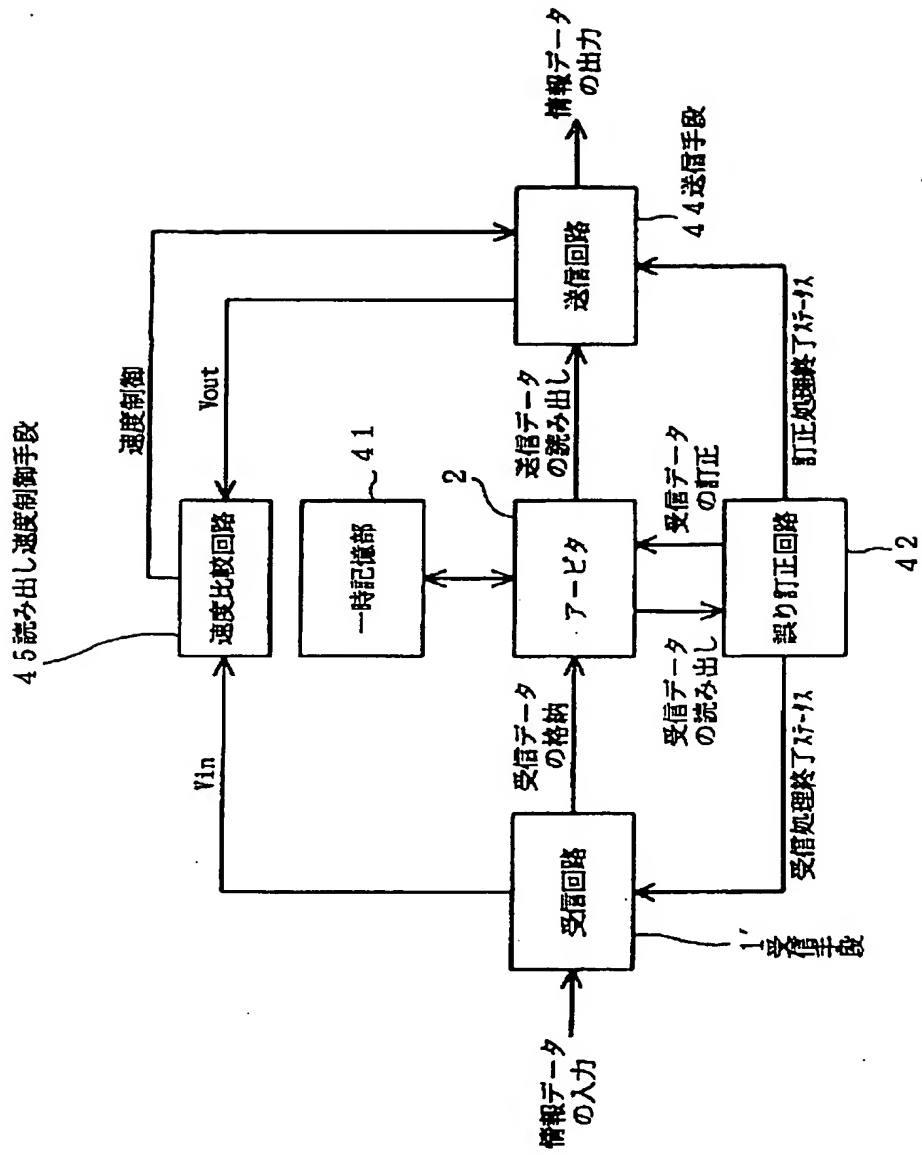
【図 14】



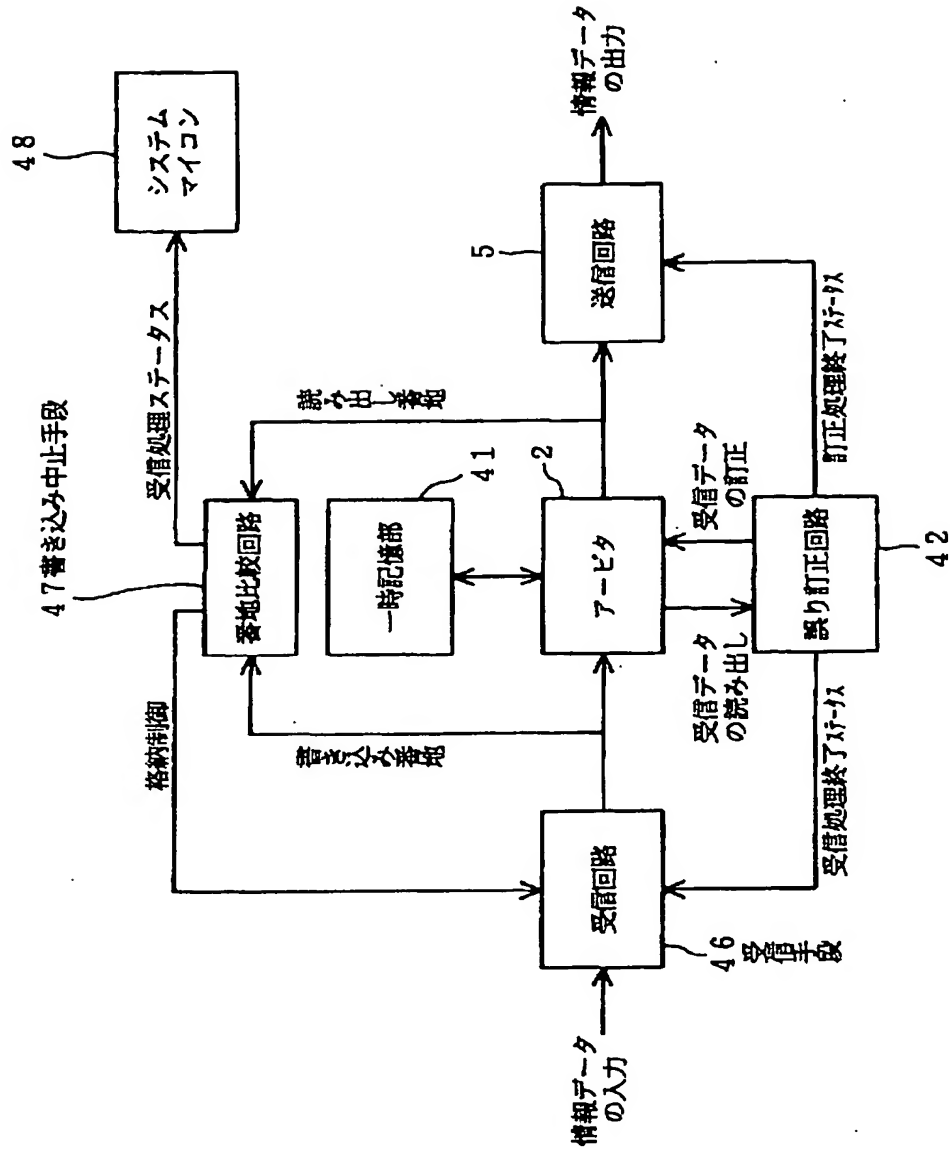
【図 35】



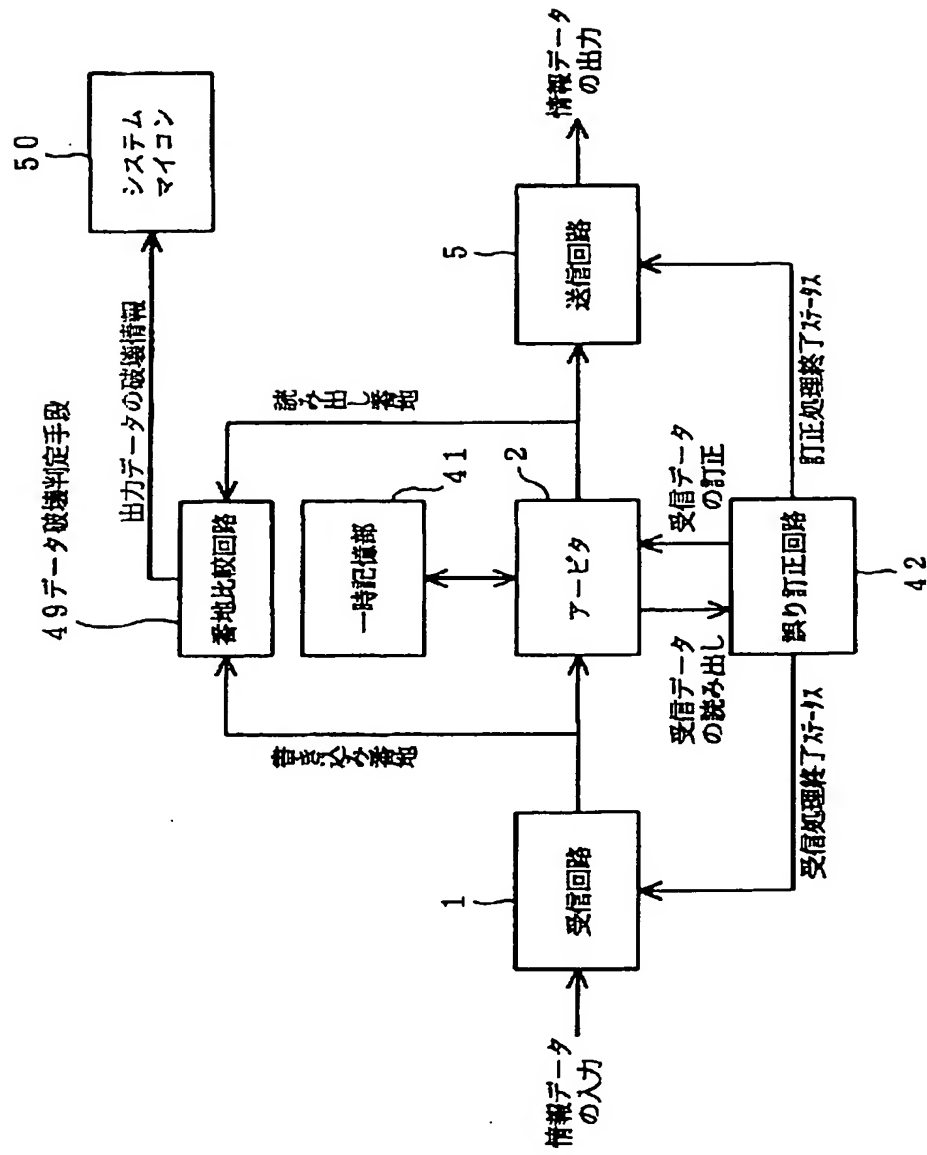
【図 10】



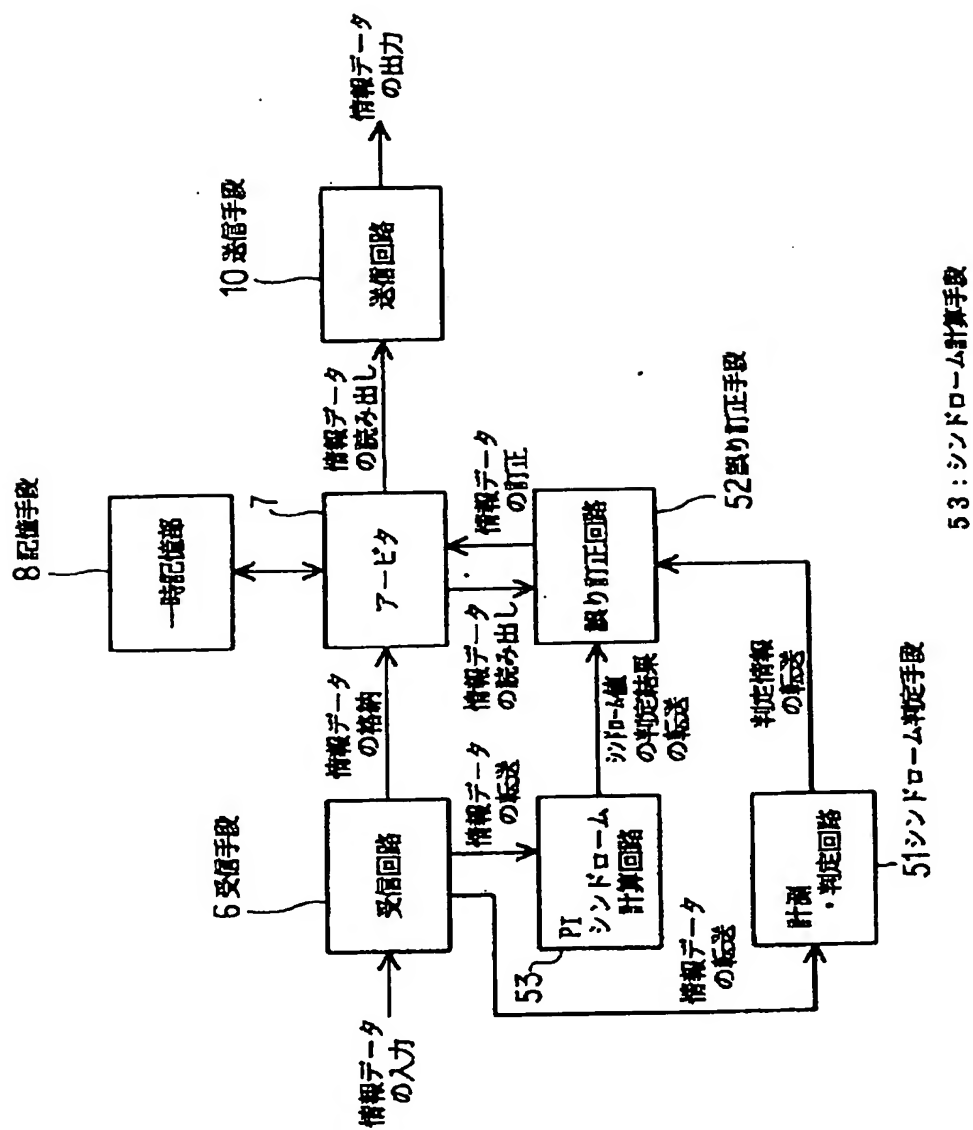
【図 1.1】



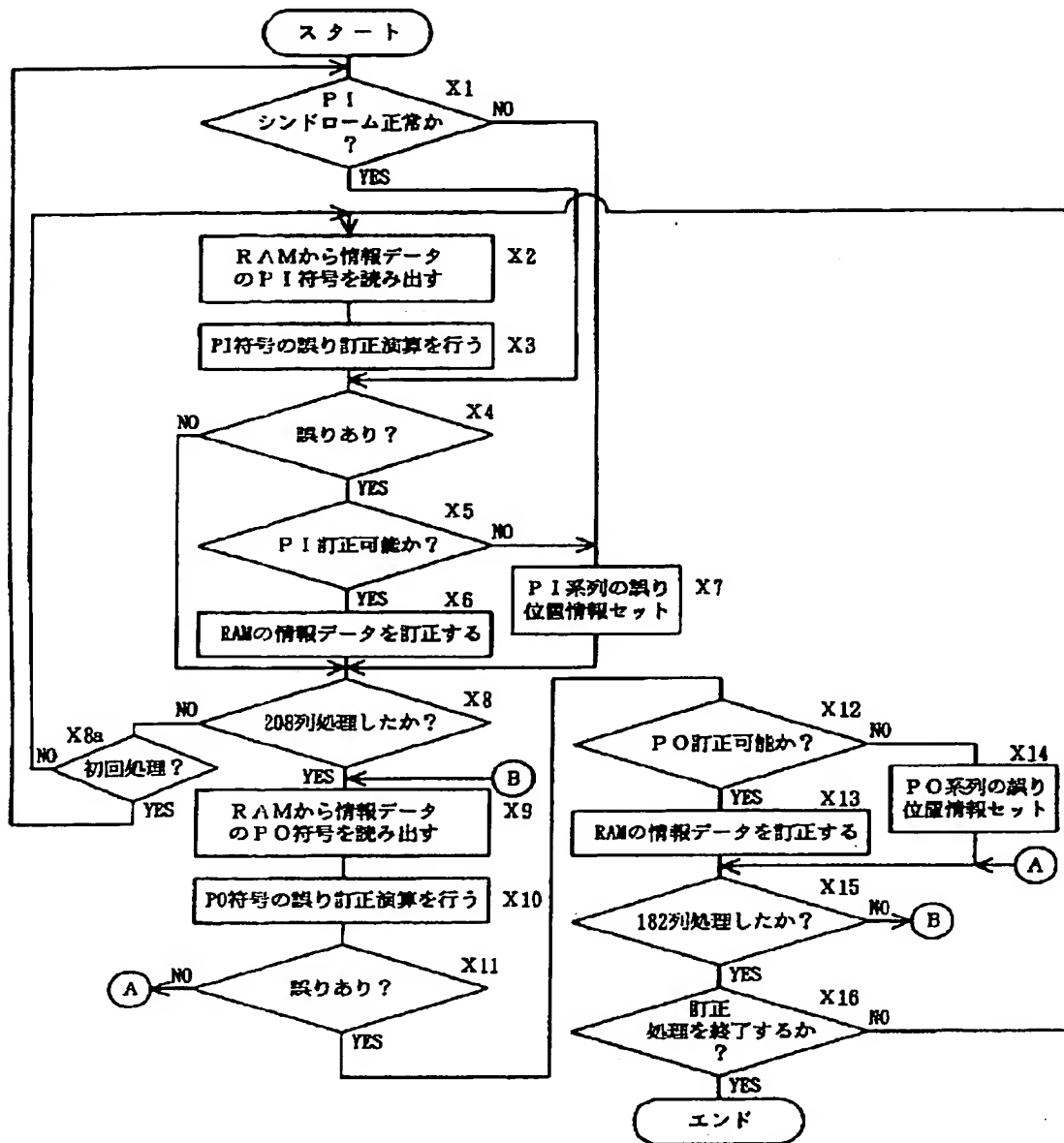
【図12】



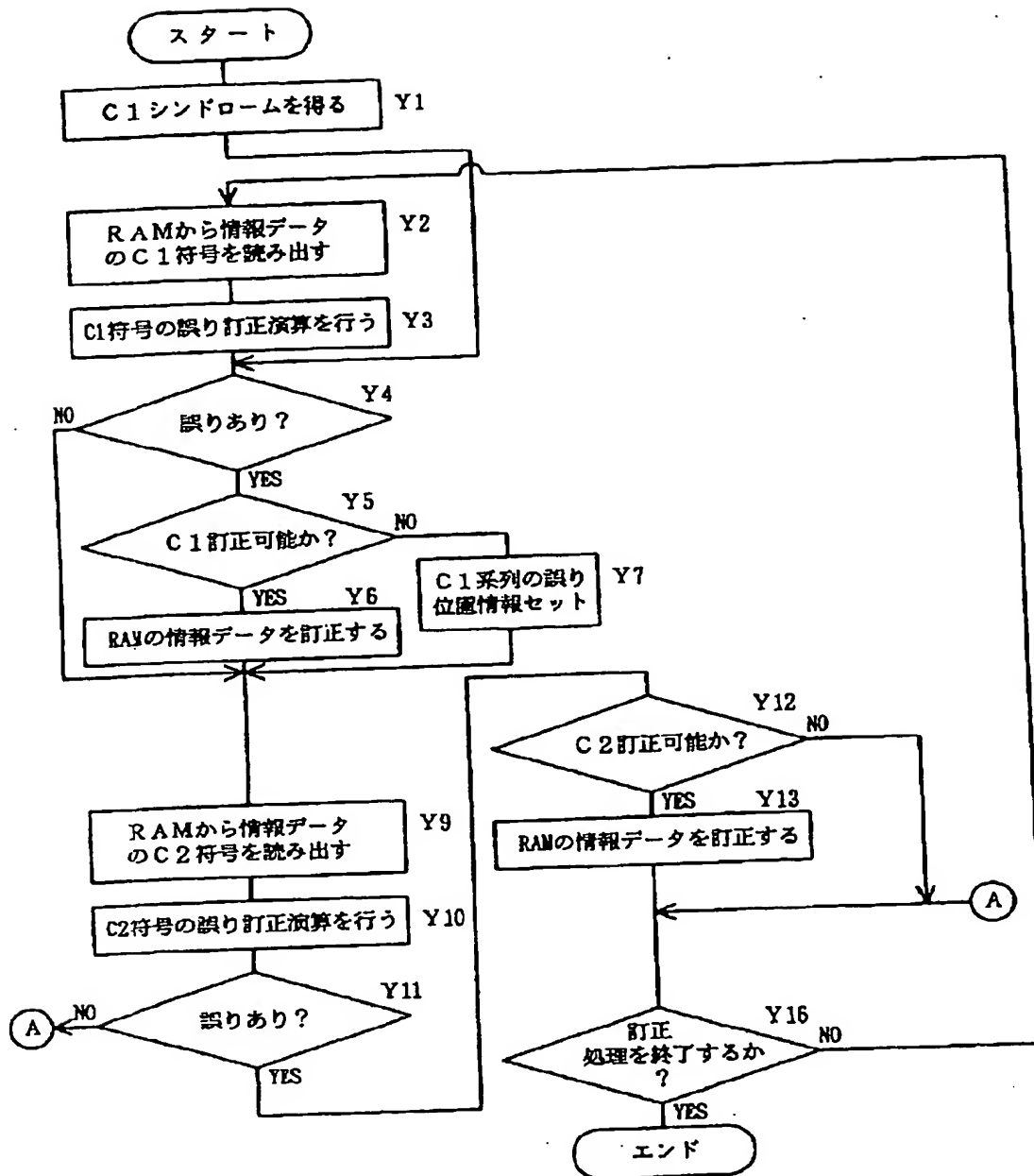
【図13】



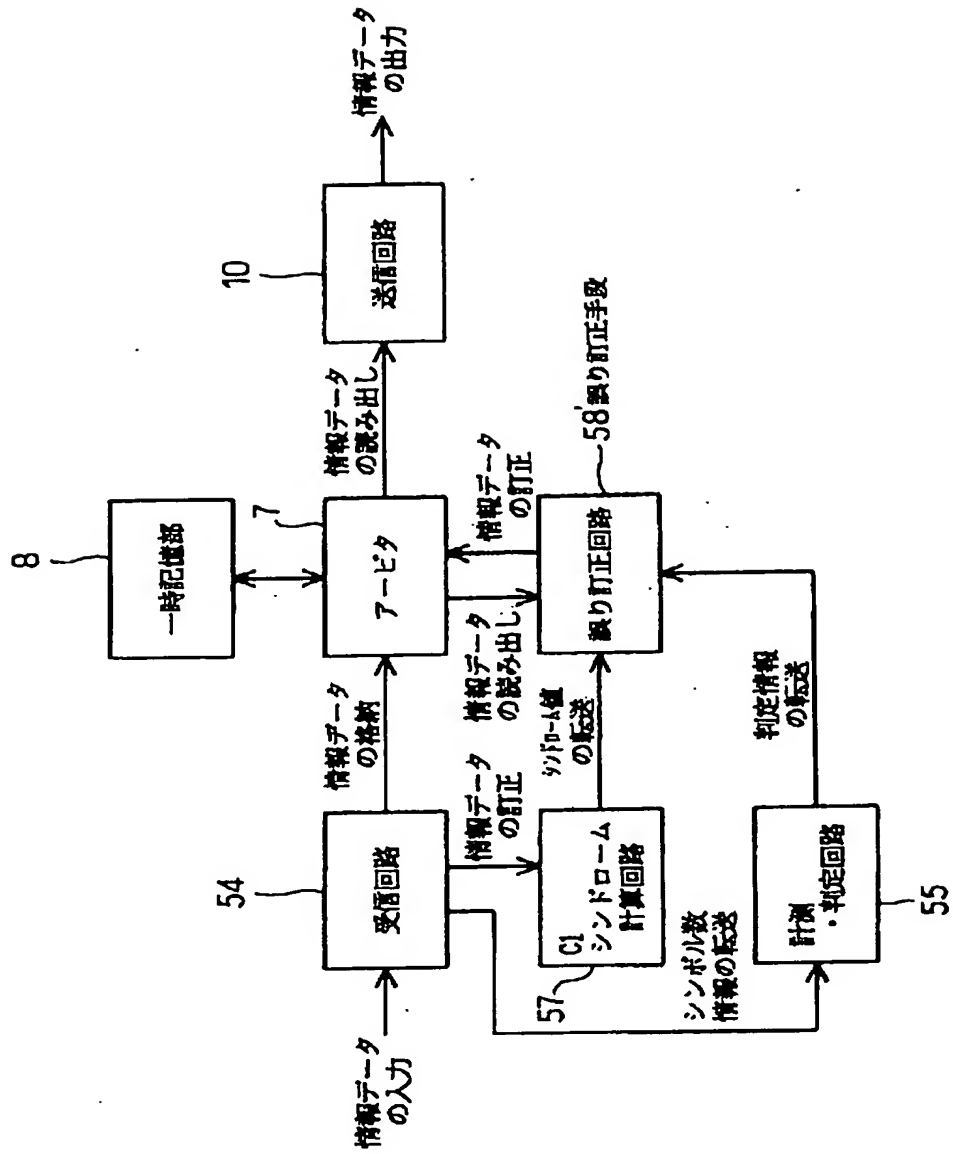
【図15】



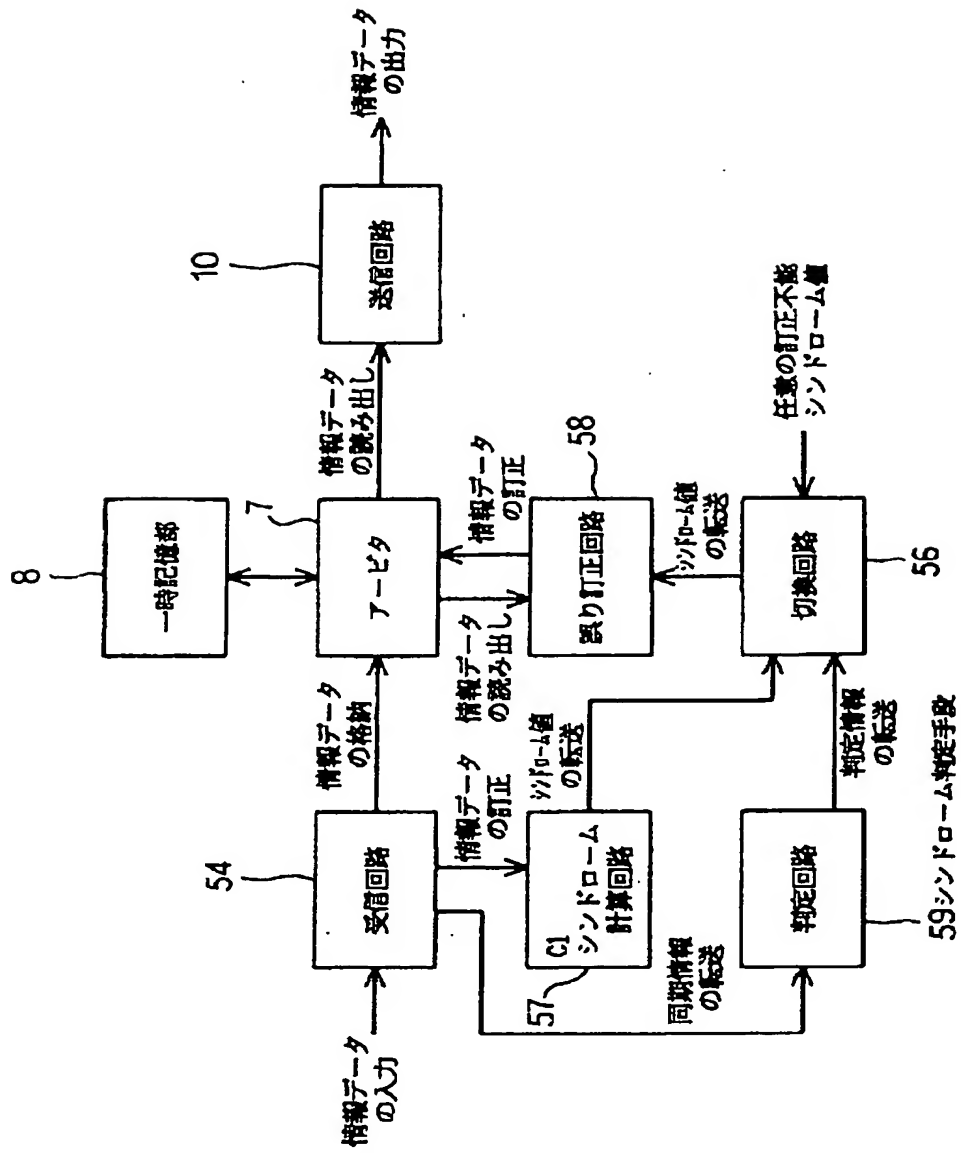
【図 17】



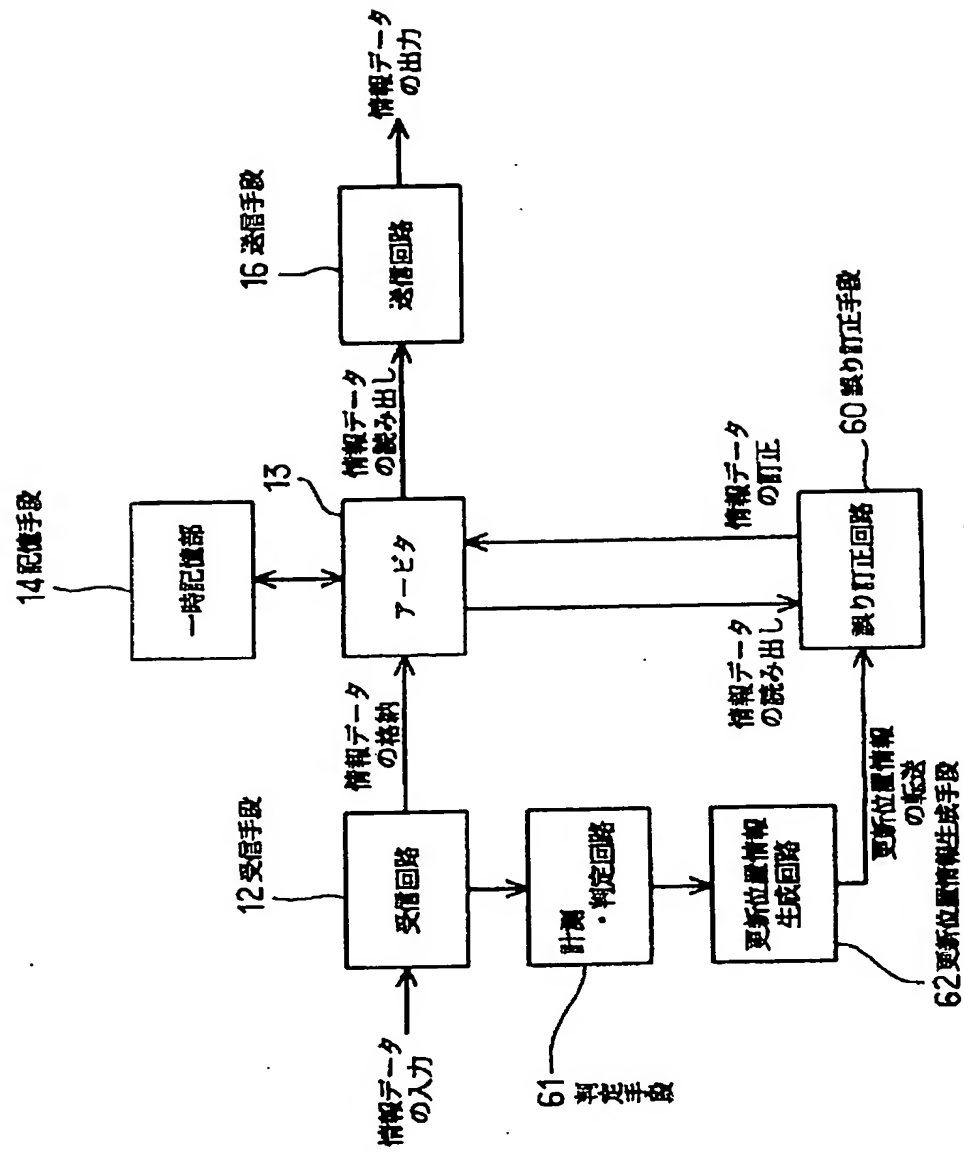
【図 18】



【図 19】



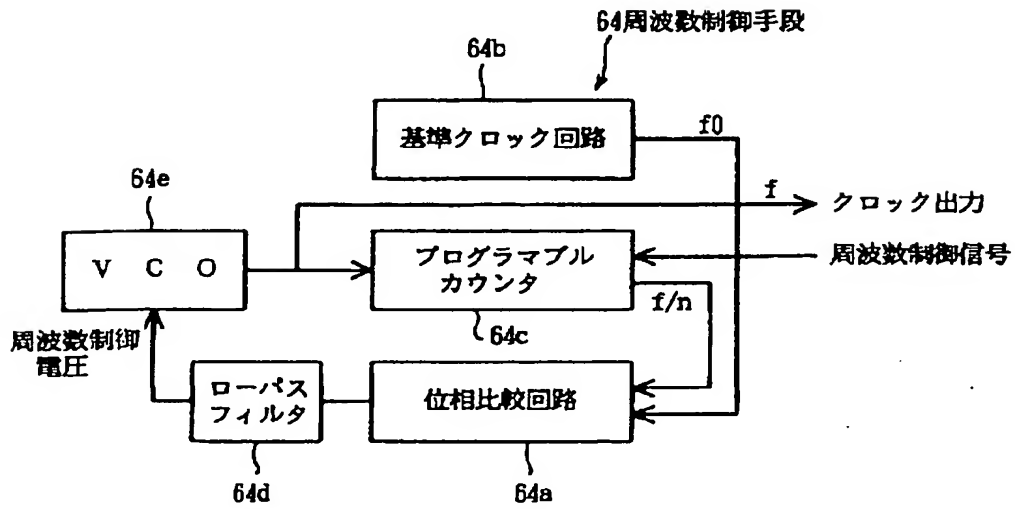
【図 20】



【図 21】

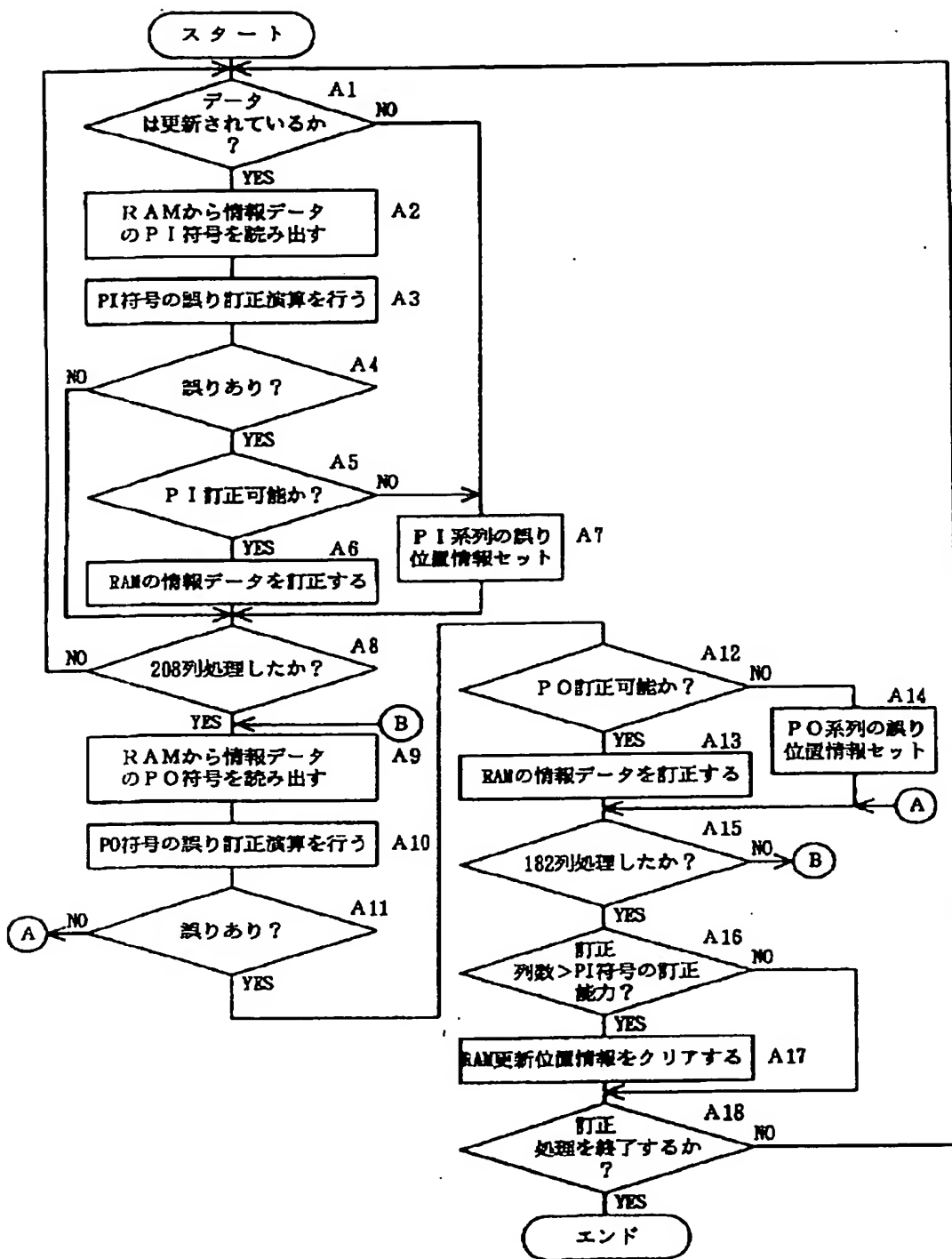
PI符号 182バイト						
			10バイト			
d0.0	d0.1		d0.171	d0.172		d0.181
d1.0	d1.1		d1.171	d1.172		d1.181
d2.0	d2.1		d2.171	d2.172		d2.181
d191.0	d191.1		d191.171	d191.172		d191.181
d192.0	d192.1		d192.171	d192.172		d192.181
d207.0	d207.1		d207.171	d207.172		d207.181

【図 32】

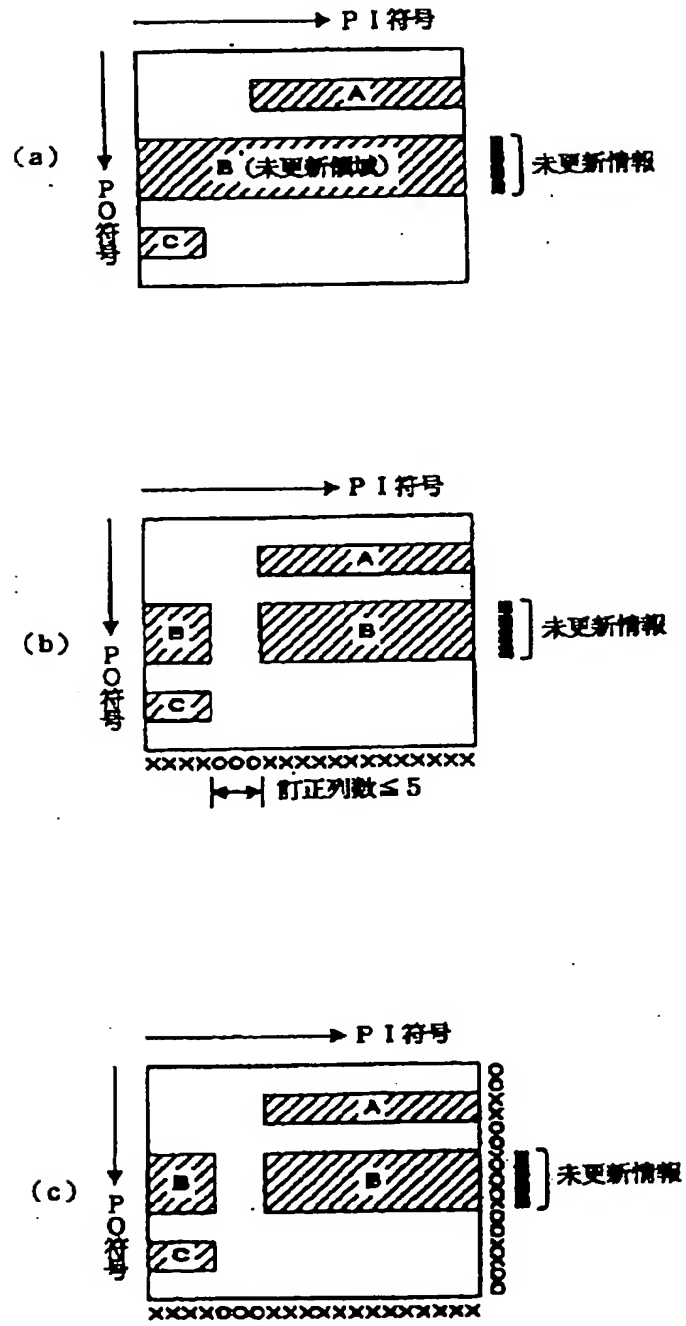


64c: 周波数設定手段

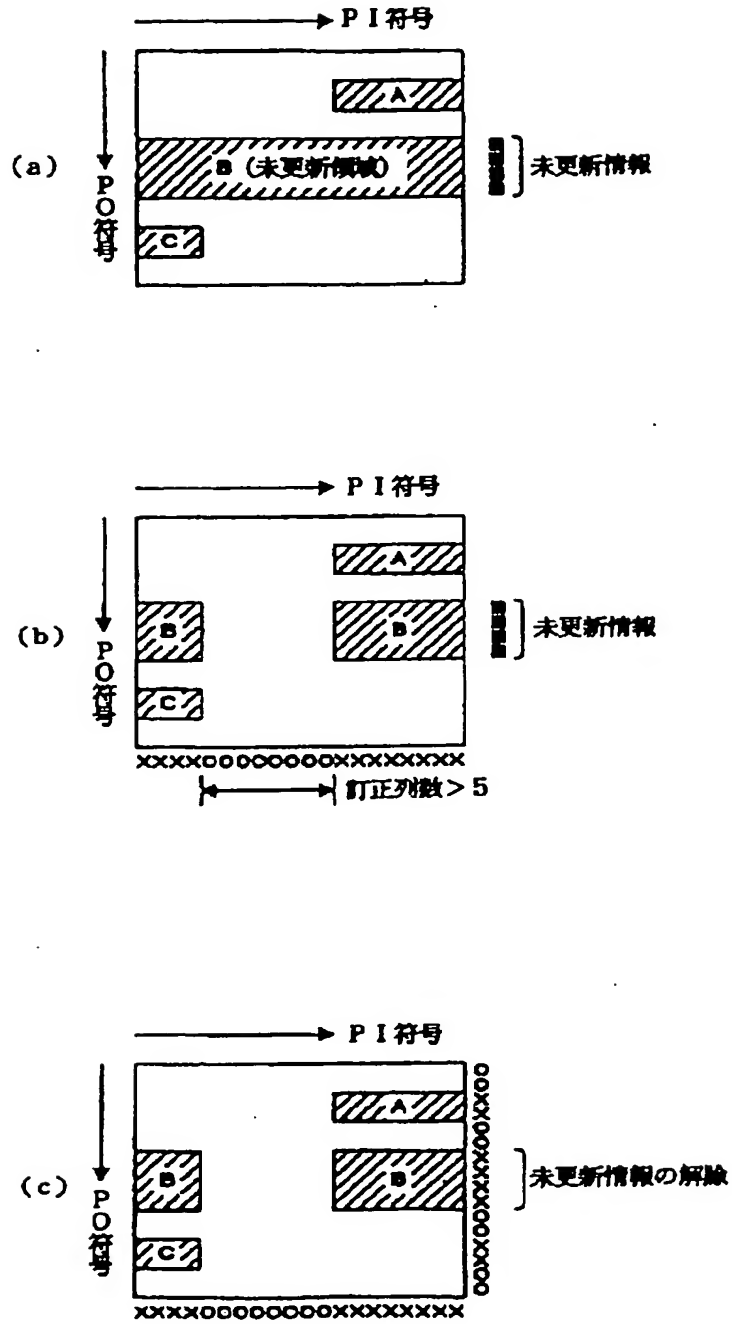
【図 22】



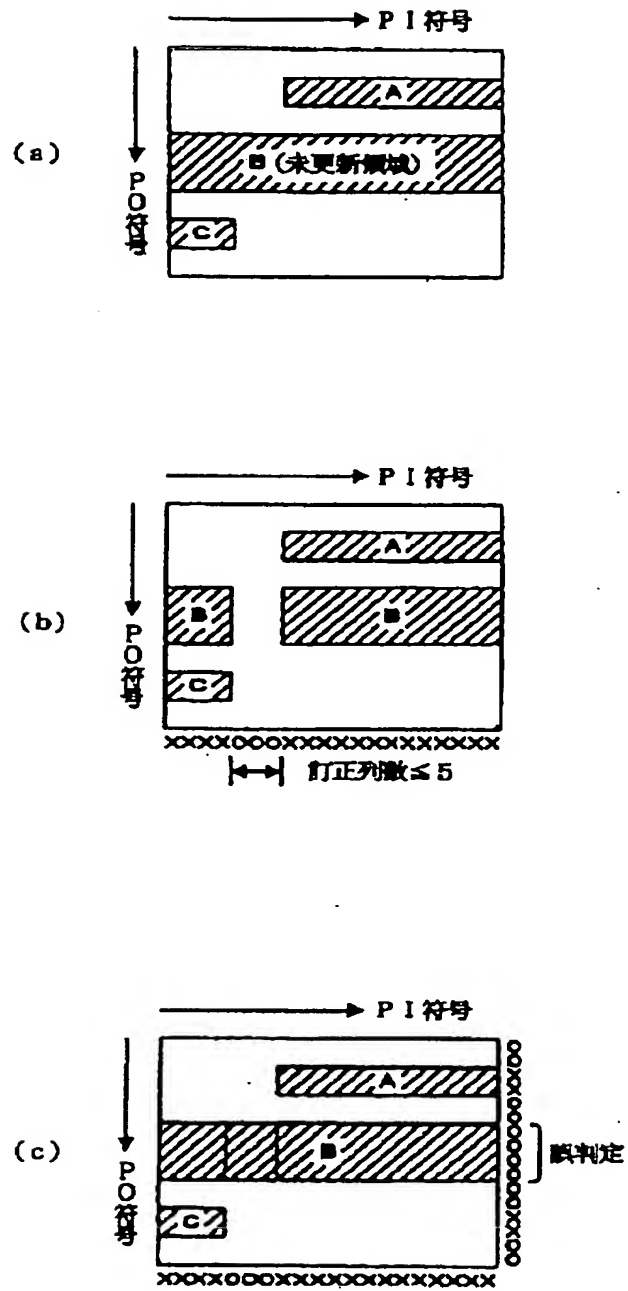
【図 23】



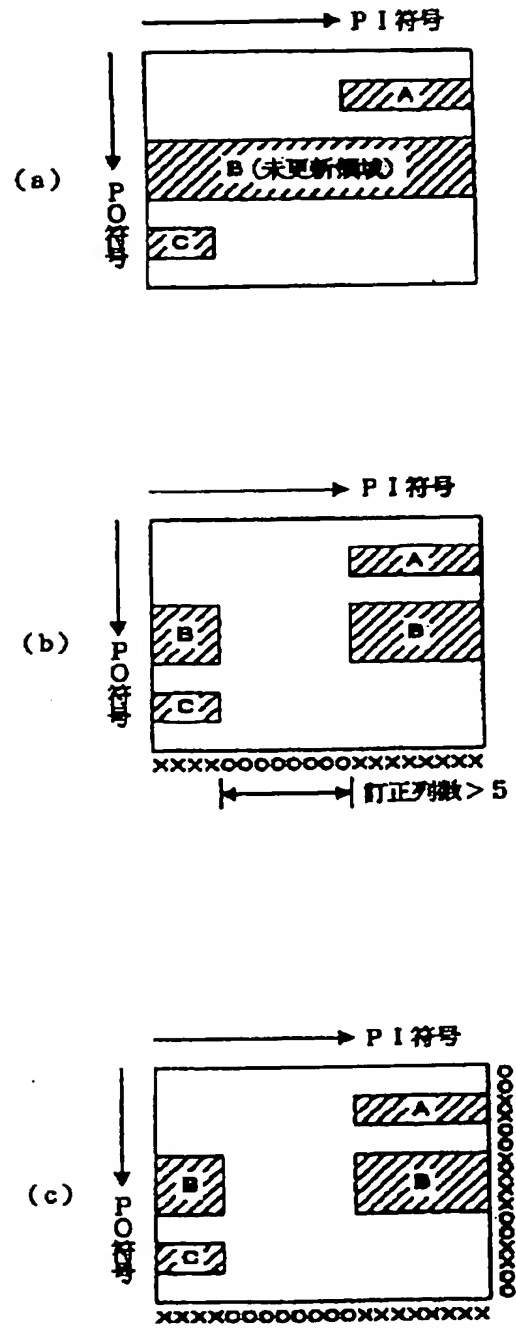
【図 24】



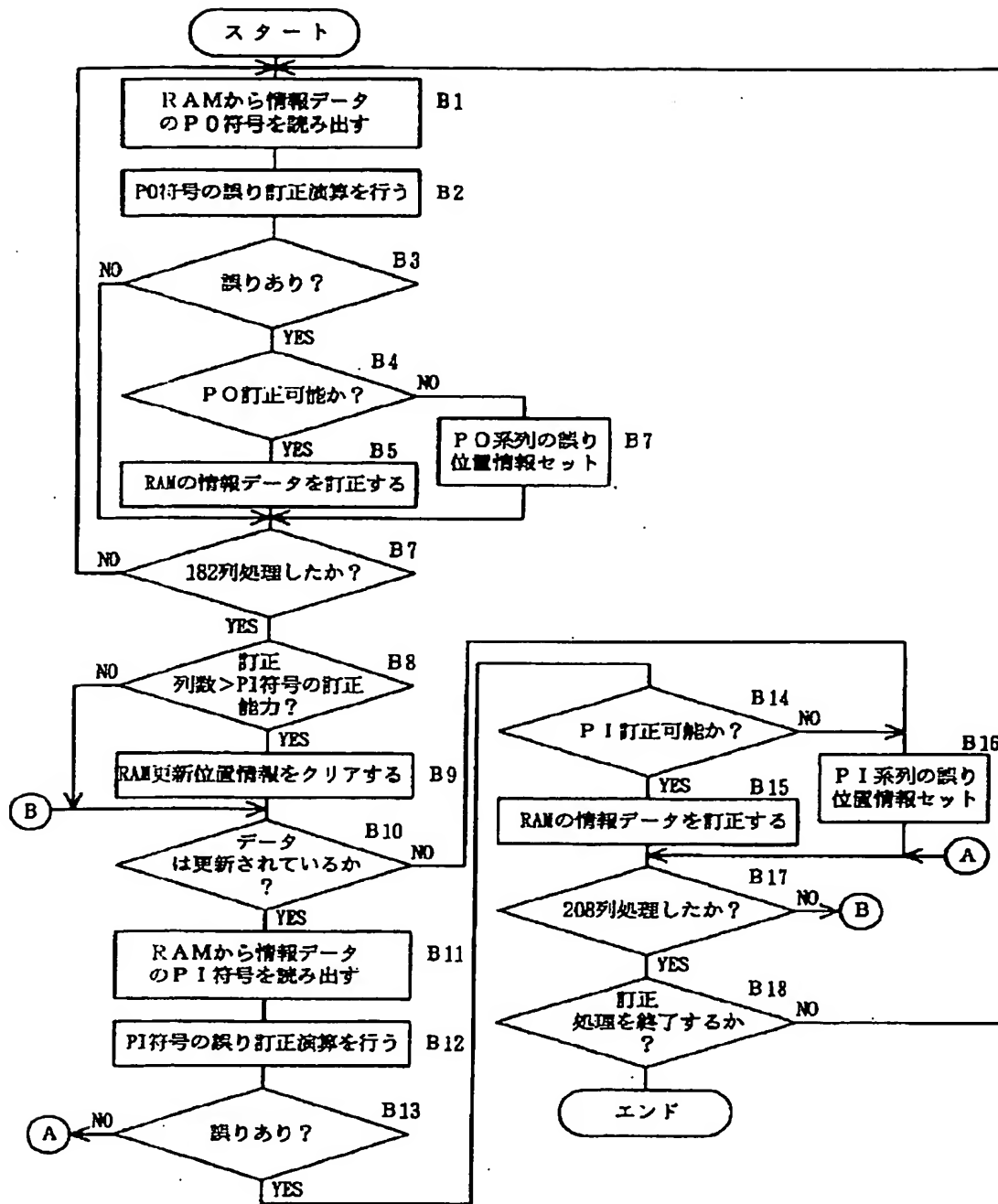
【図 25】



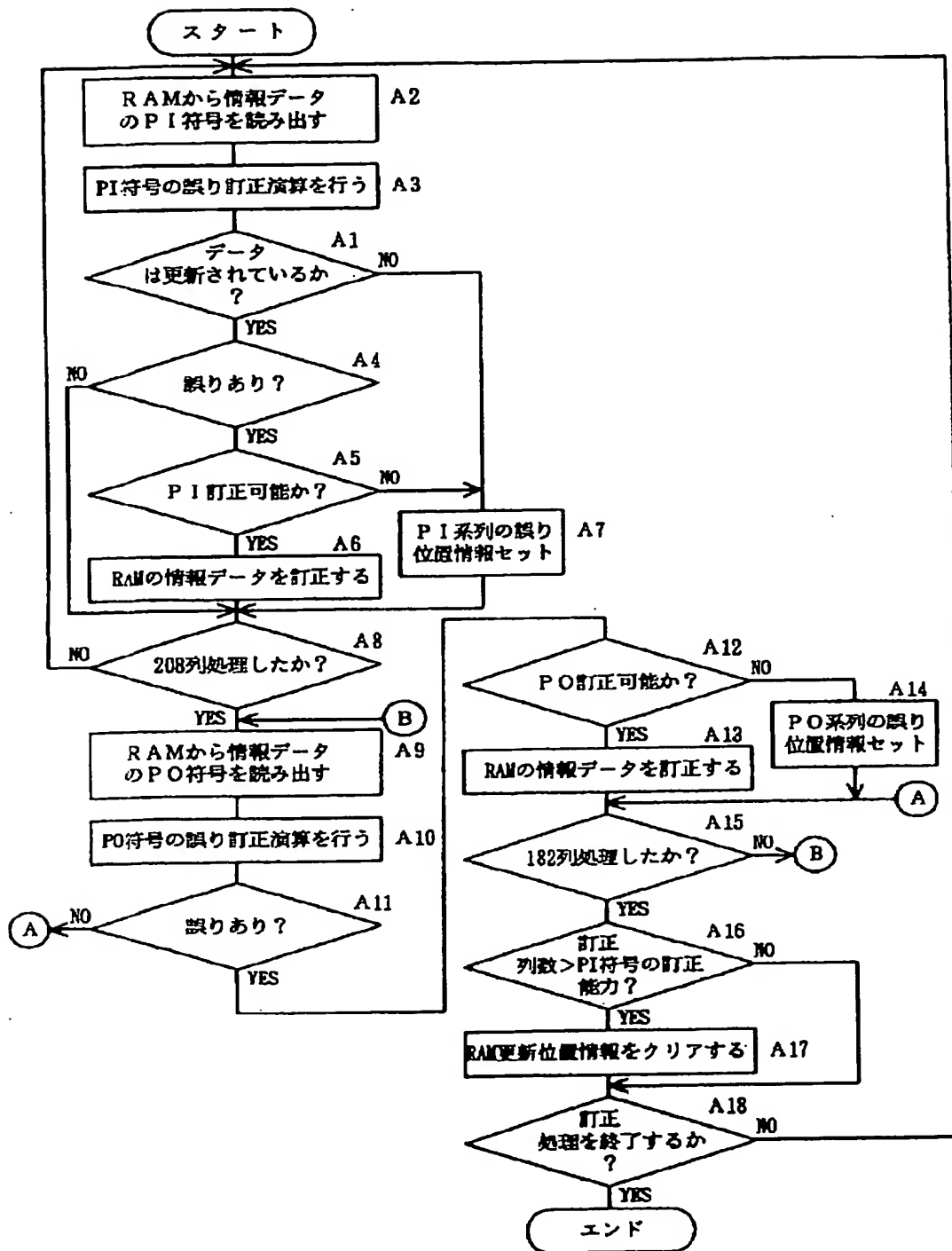
【圖 2 6】



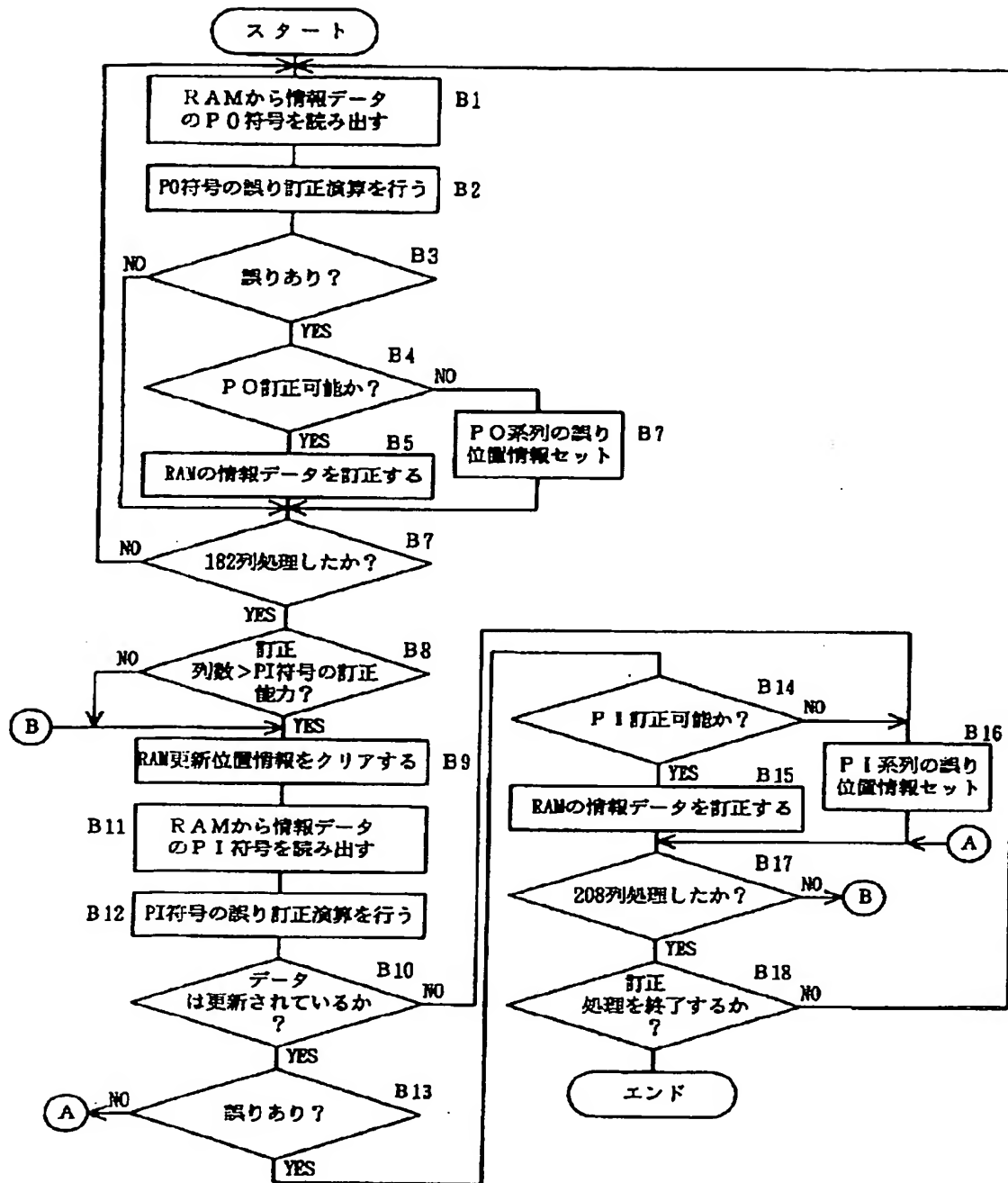
【図27】



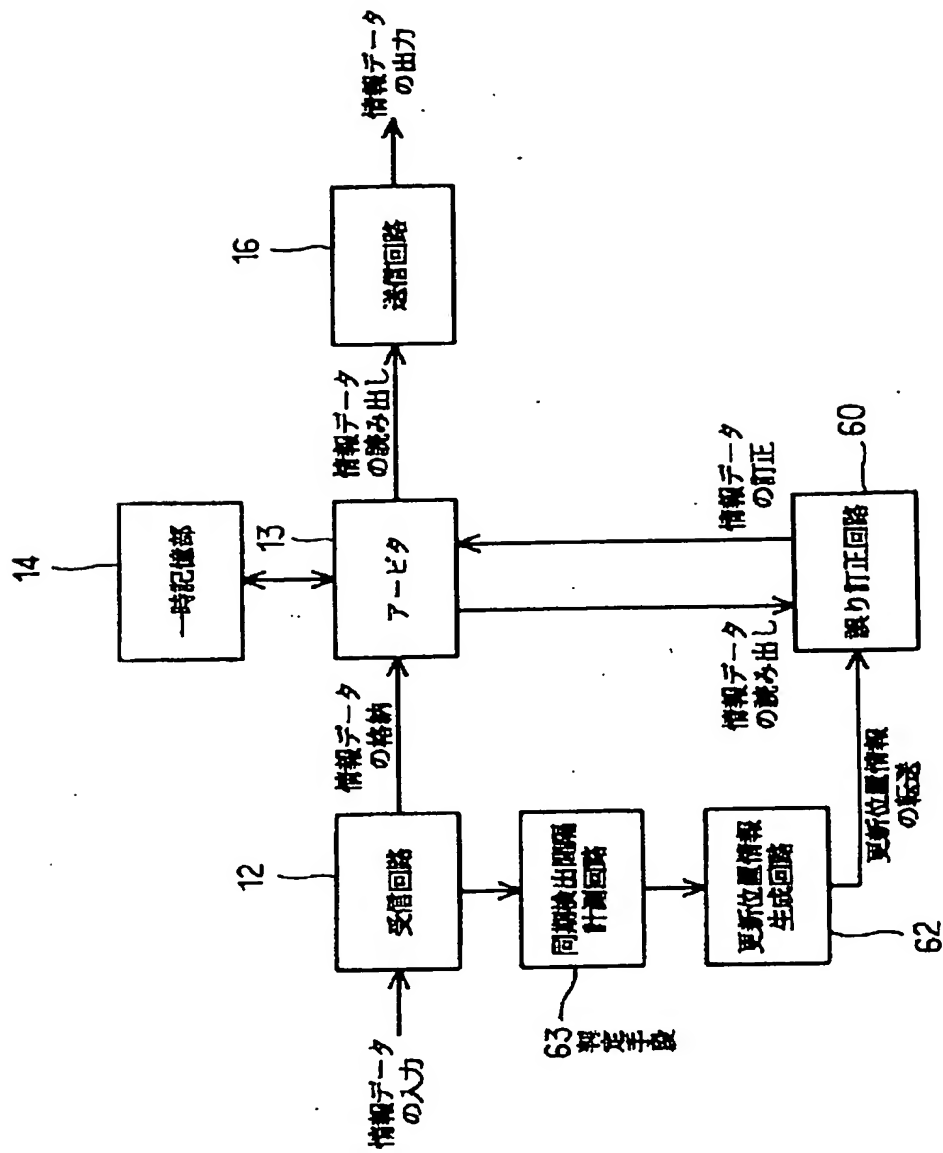
【図 28】



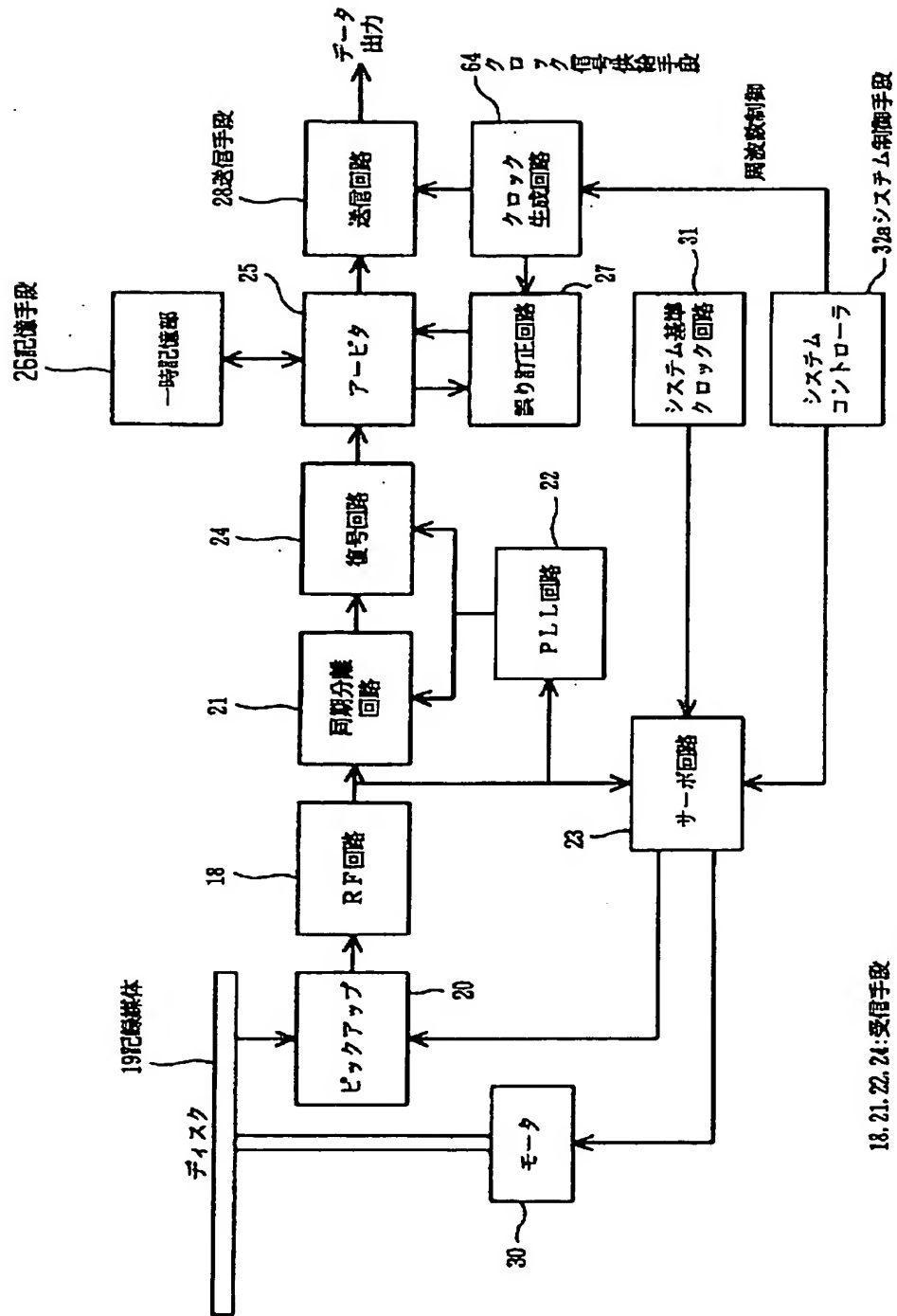
【図 29】



【図 30】



【図 31】



18, 21, 22, 24: 受信手段
29: 誤り訂正手段

【図 3 3】

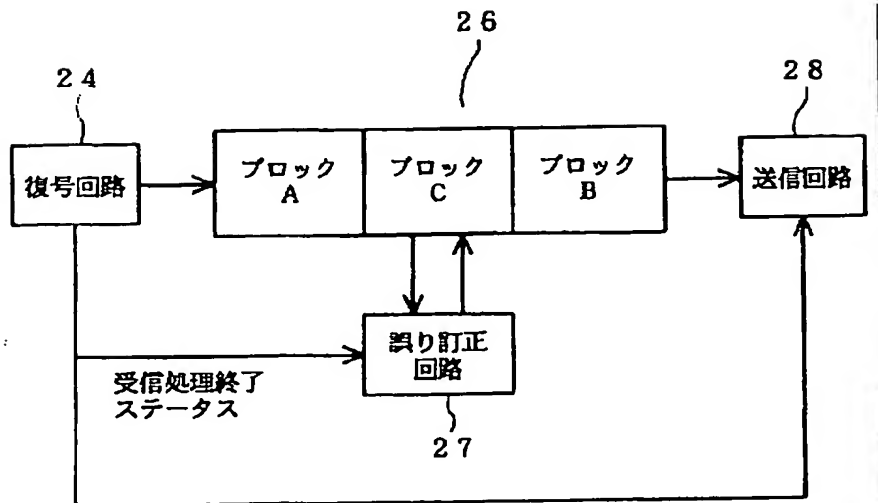
PI 符号
182バイト

10バイト					
d0.0	d0.1		d0.171	d0.172	d0.181
d1.0	d1.1		d1.171	d1.172	d1.181
d2.0	d2.1		d2.171	d2.172	d2.181
d191.0	d191.1		d191.171	d191.172	d191.181
d192.0	d192.1		d192.171	d192.172	d192.181
d207.0	d207.1		d207.171	d207.172	d207.181

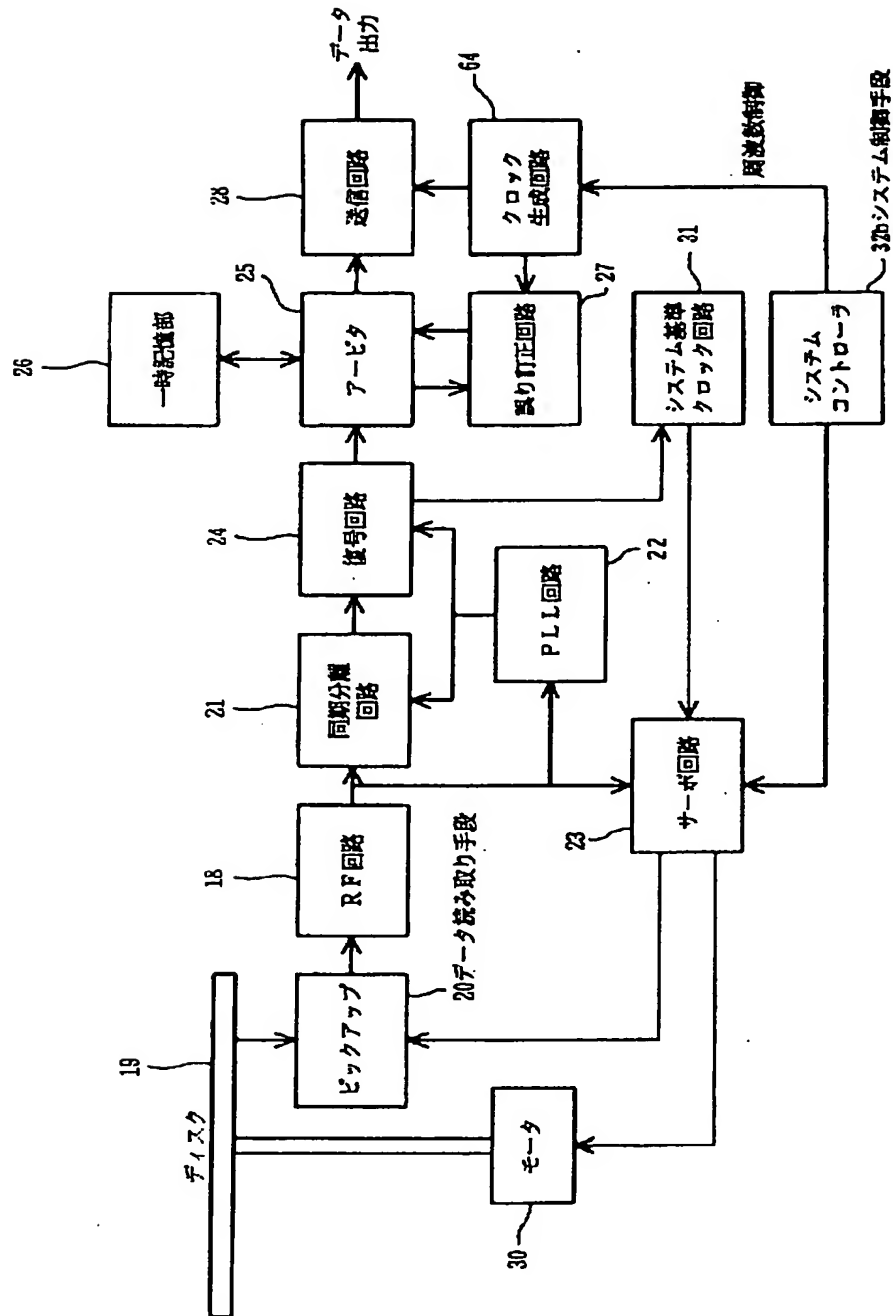
208バイト

18バイト

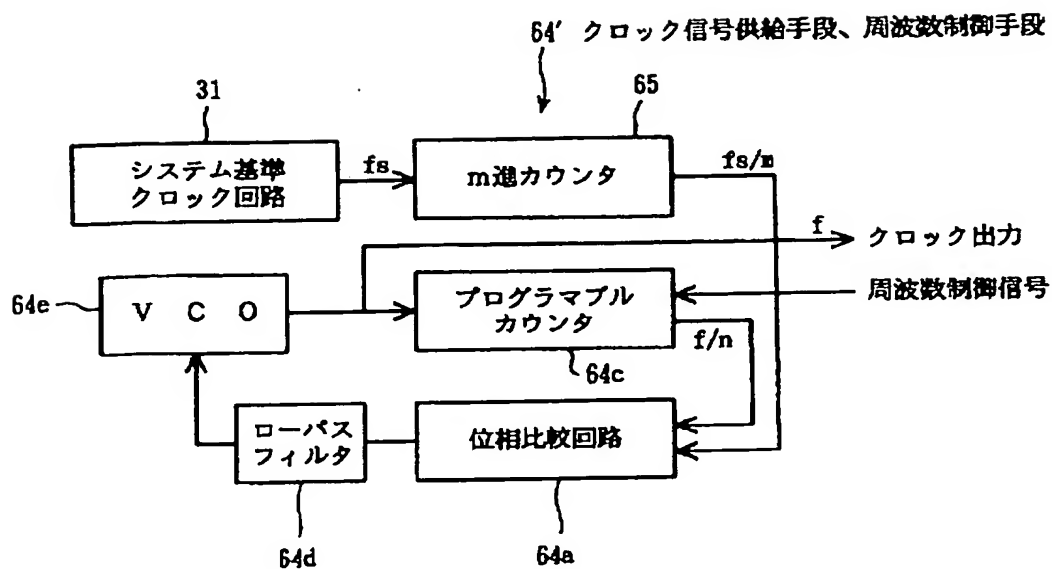
【図 3 4】



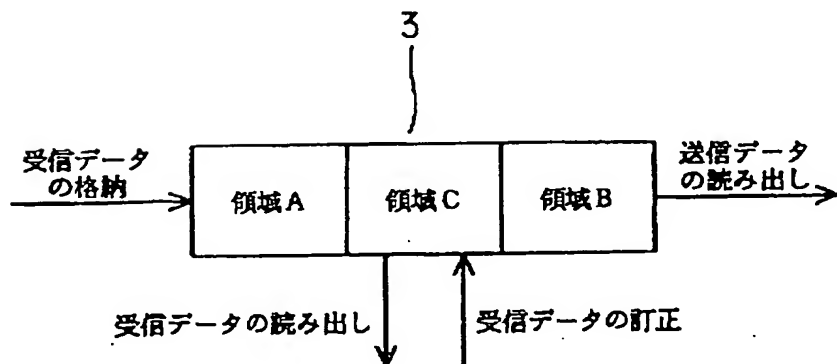
【図36】



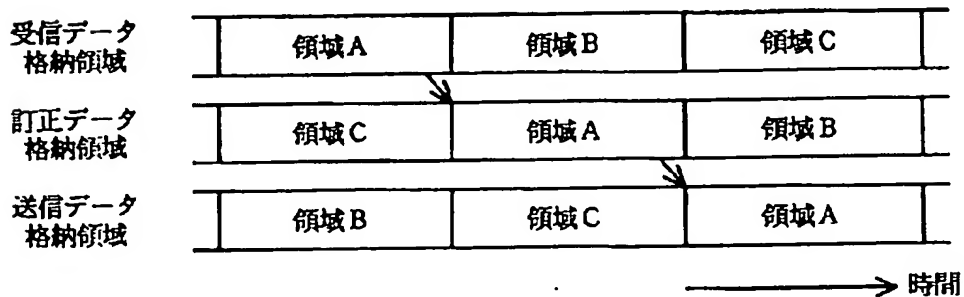
【図 37】



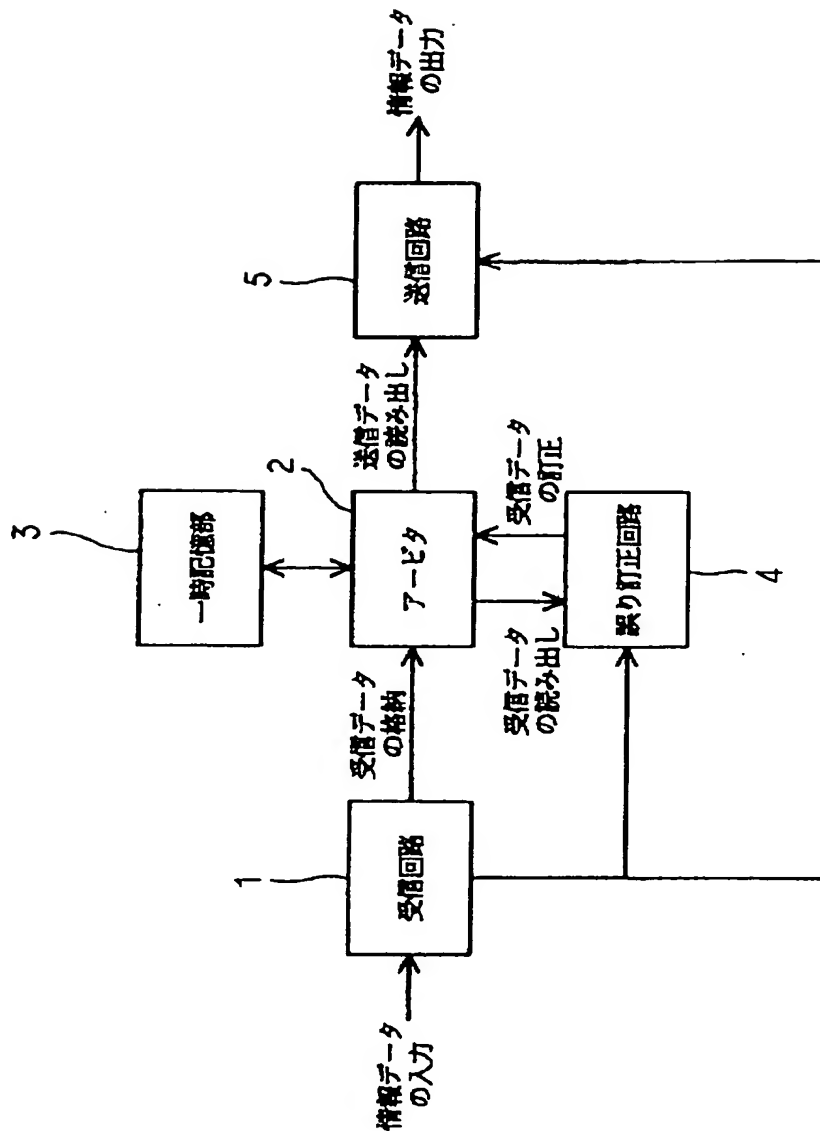
【図 40】



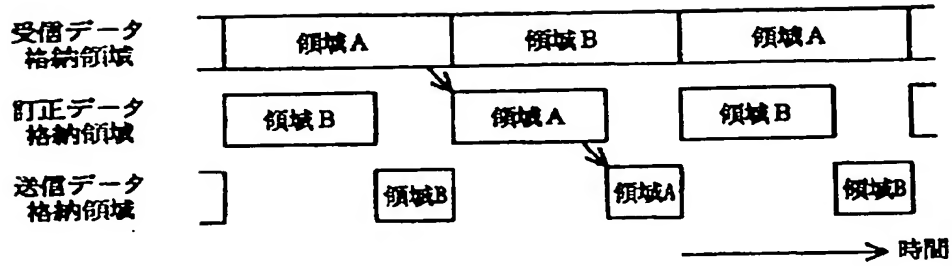
【図 41】



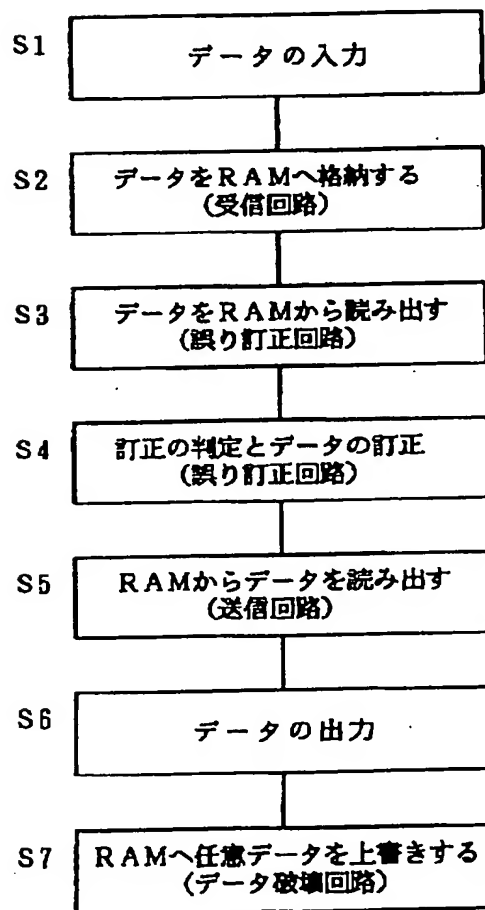
【図 39】



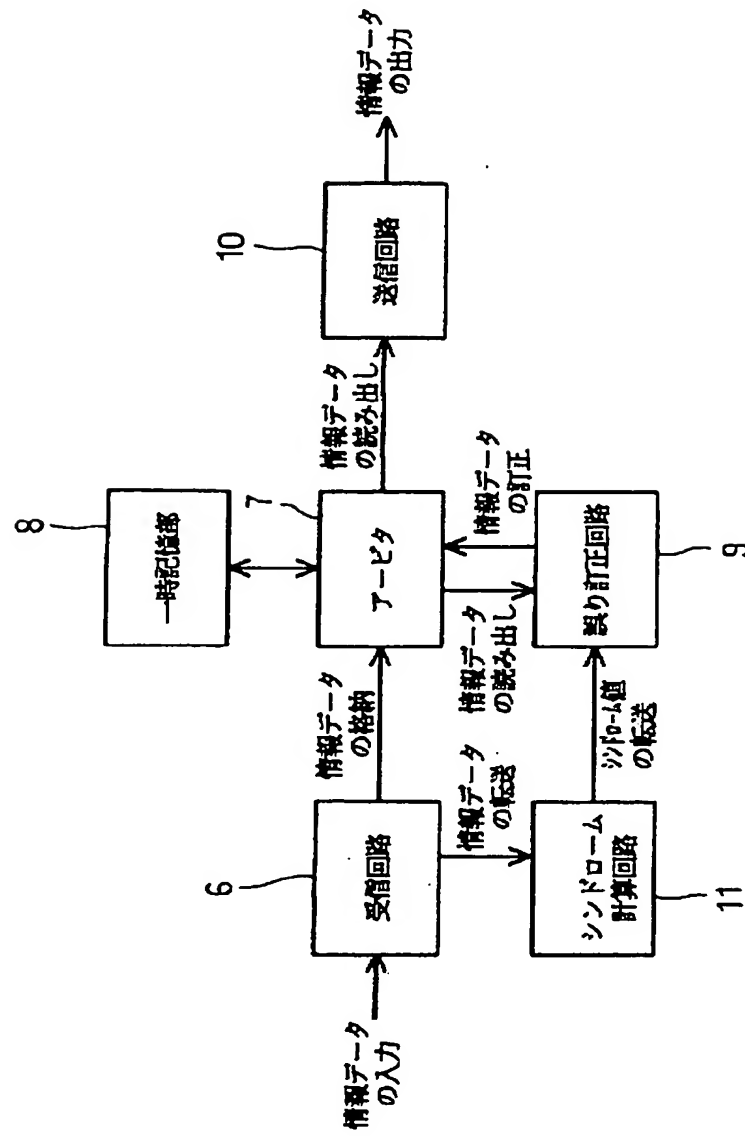
【図 4 2】



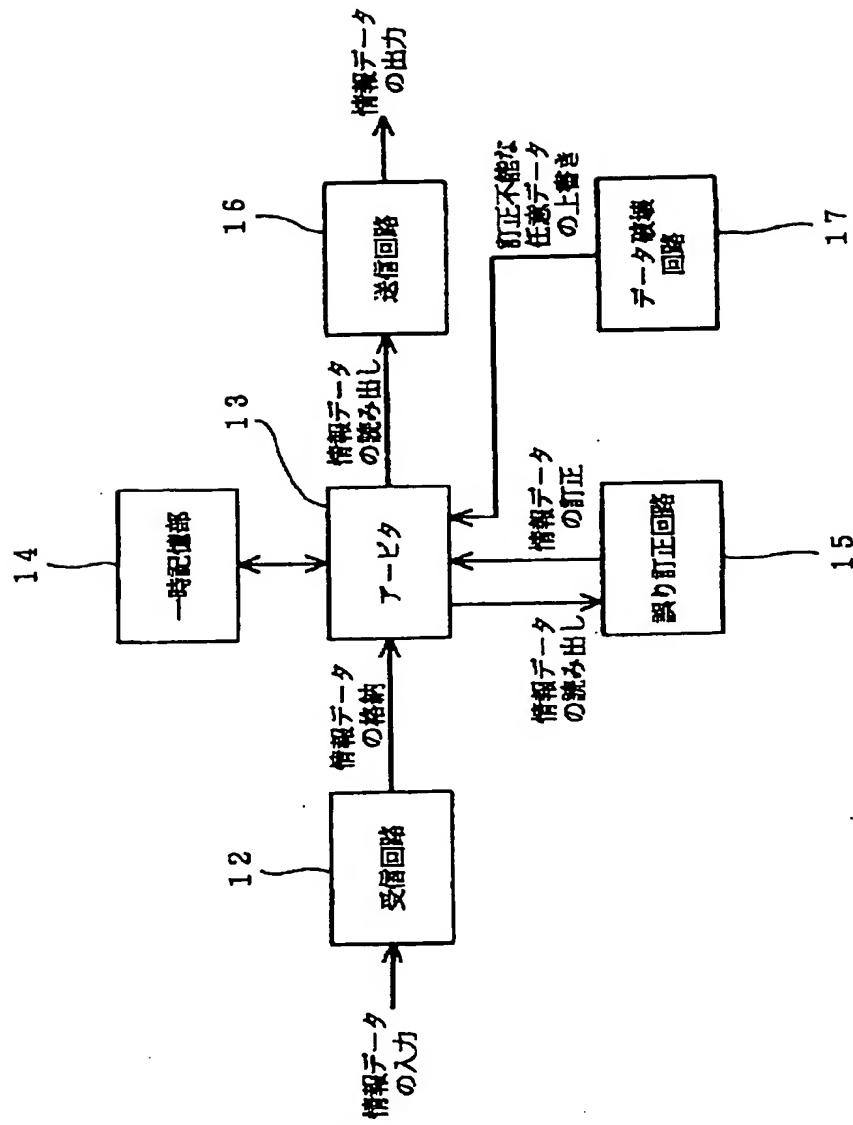
【図 4 5】



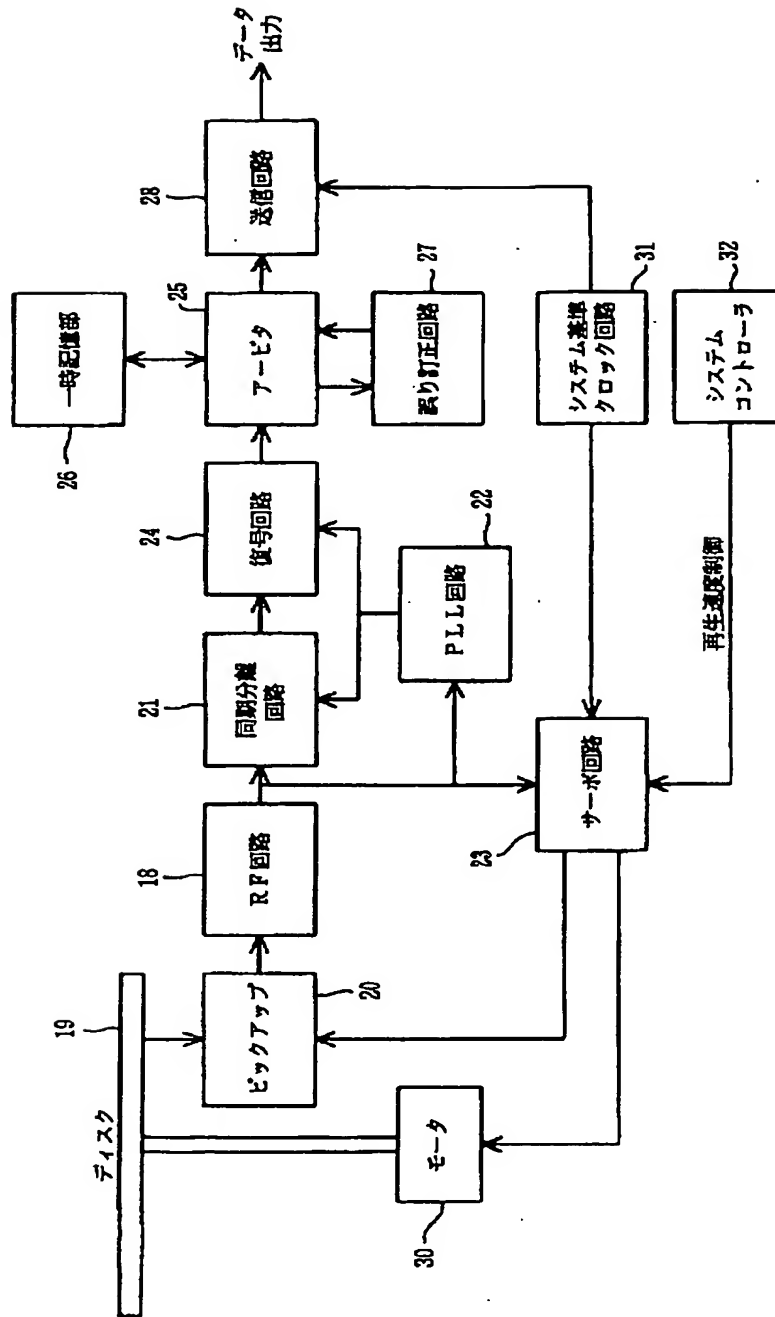
【図 43】



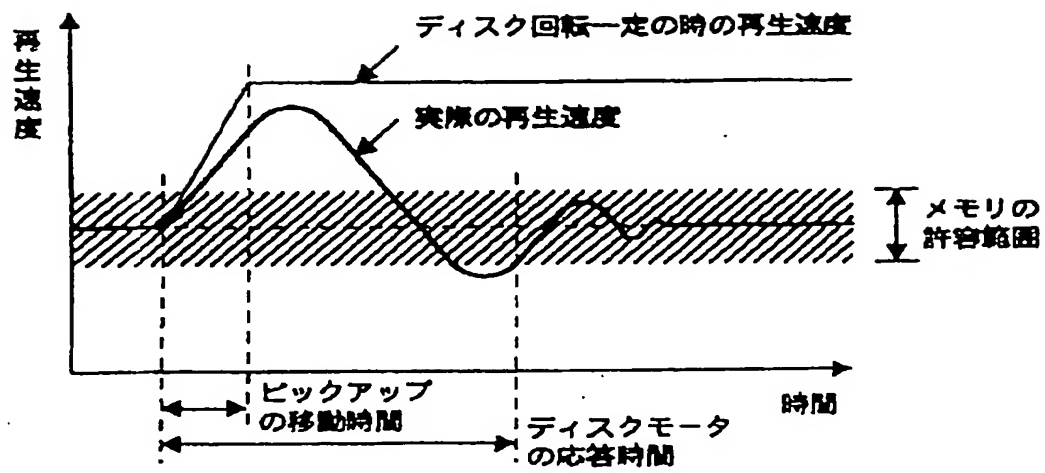
【図 44】



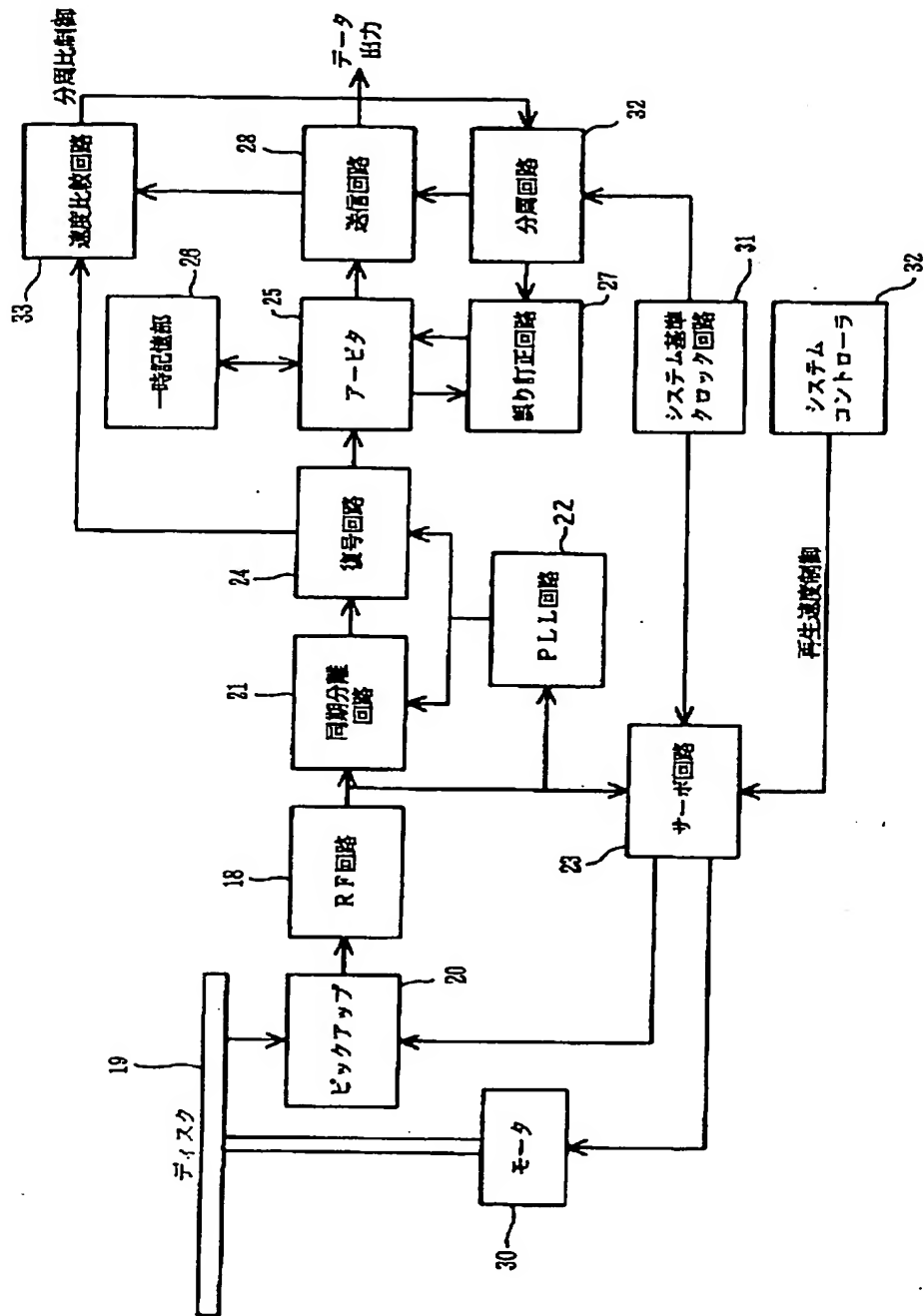
【図 46】



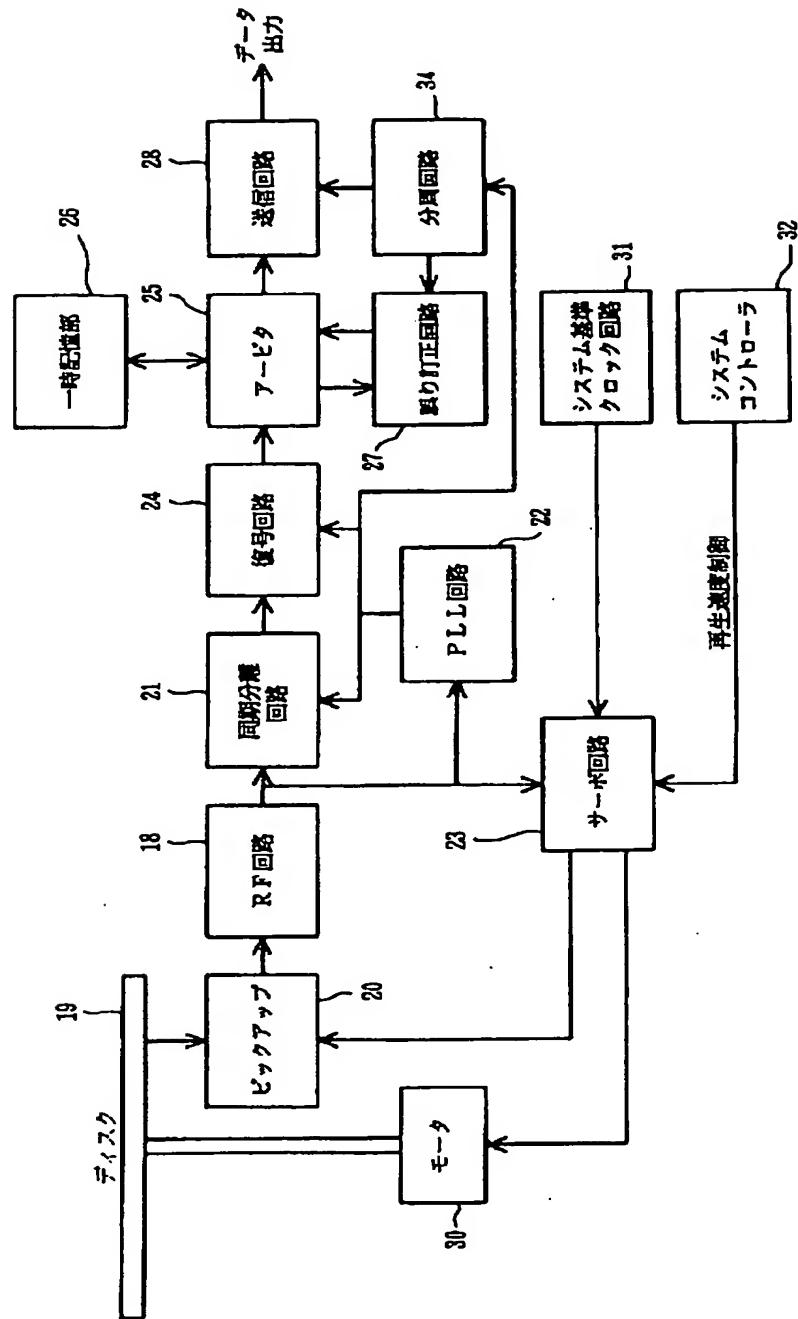
【図47】



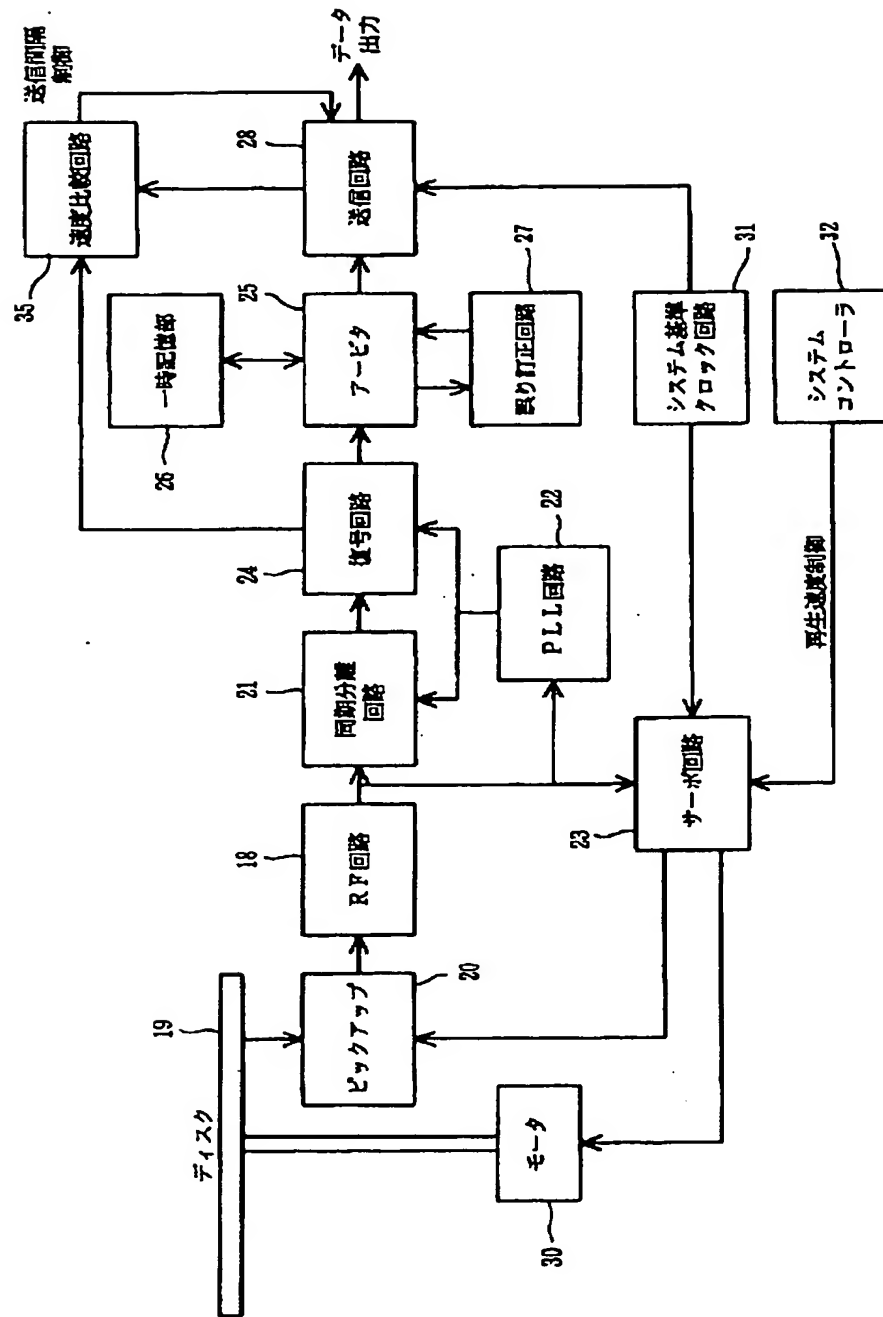
【図 48】



【図 49】



【図50】



フロントページの続き

(72)発明者 奥村 晃
 神奈川県川崎市幸区堀川町580番1号 株
 式会社東芝半導体システム技術センター内